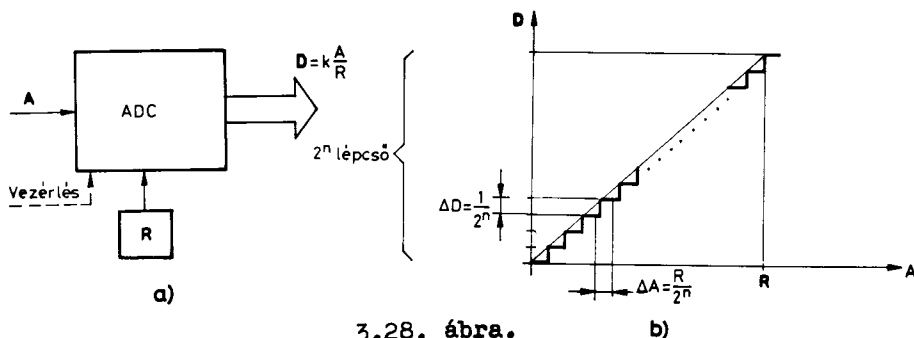


- "Áram távadó", szigetelt kimenettel: a digitális bemenetek és a kimenet galvanikusan teljesen független egymástól (1,5 kV szigetelési szilárdsággal), 10 bitre.
- Hibrid, video (tehát igen gyors) feszültség kimenetű "glitch-free" 8, ill. 10 bites konverter a HDD-0810, ill. HDD-1015. Előbbi 10 ns, utóbbi 15 ns (!) beállási idejű (ECL áramkörökből épül fel a digitális része).
- Kis torzítású logaritmikus szorzó-DAC, digitálisan vezérelhető hangfrekvenciás osztó célra: 6 bites változat az AD 7110, 8 bites, precízebb az AD 7111 (a DA konverziót R-2R hálózat segítségével hajtják végre, a logaritmálást egy beépített "dekódoló logika" végzi, amely a bemeneti 8 bit-ből 17 bites bináris vezérlőjelet állít elő a "tényleges", lineáris DAC számára).

3.2. AZ ANALÓG-DIGITÁL ÁTALAKÍTÓ (ADC)

3.2.1. Az elektronikus analóg-digitál átalakító feladata, jellemzői

Az analóg-digitál konverter feladata, hogy a bemenetre érkező analóg jel: "A" (továbbiakban feszültség) digitális, azaz számokkal jellemzett értékét állítsa elő (D). A működéshez itt is szükséges egy, az alapegységet meghatározó referencia: "R" (továbbiakban referencia feszültség forrás), amely általában a bemeneti jel legnagyobb értékével, a végkitéréssel (Full Scale, FS) egyenlő (3.28a ábra): A működést, a kvantálás té-



3.28. ábra.

nyét, jellegét a transzfer karakterisztika szemlélteti, amely a bemeneti analóg jel A függvényében adja meg a kimeneti digitális D számértéket. Az "elvi" karakterisztikát a 3.28b ábra mutatja: a bemeneti analóg jel egyenlő közönkénti növelésével a kimenet a következő számértékekre ugrik. A leggyakoribb, bináris kimeneti kód esetét feltételezve:

n bites felbontás esetén: 2^n lépcső van. Belátható, hogy a kvantálás annál pontosabb, minél nagyobb a lépcsők száma, minél nagyobb az n értéke. Mivel a bemeneti jel folyamatos növelésekor éppen a következő kimeneti számértékekre való ugrást megelőzően legnagyobb a kvantálási hiba:

$$\Delta A = \frac{R}{2^n},$$

a "finomítás" csak a lépcsők számának, vagyis a bit-számnak a növelésével lehetséges, ami viszont az áramköri megvalósítást nehezíti, drágítja. Szokásos és kapható ADC-k kevésbé pontos célra 8 bitesek (256 lépcső), pontosabb változatok 10...12 bitesek (1024, ill. 4028 lépcsővel), ha BCD kimenetűek, akkor 3...4 BCD számjegyesek (999, 9999 vagy szokásosan "3 1/2... 4 1/2" számjegyesek 1,999...1,9999 érték megjelenítéséhez).

Az elvi transzfer karakterisztikától a valóságos átalakítók mindig eltérnek; azt, hogy milyen mértékben, a pontossági jellemzők mutatják meg, amelyeket az adatlapon közölnek sok más jellemző mellett. Röviden foglaljuk össze a legfontosabb, és az adatlapokon leggyakrabban feltüntetett ADC specifikációkat:

1. DC pontossági jellemzők

Felbontás

Bit szám: n, szokásos még "felbontás" címszó alatt a lépcsők számának megadása is, pl.: felbontás = 1024, vagy decimális átalakítóknál "1 999 pont".

A kimeneti digitális jel kódja

Bináris: lásd a DAC bemeneti kódjainak táblázatát! vagy BCD

A pontossági, ill. hiba jellemzők megadásához, értelmezéséhez fontos tudnunk, hogy a bit-felbontás, ill. a lép-

csők száma nem határozza meg egyértelműen a pontosságot (nem szükségszerű pl. egy 1024. lépcsős átalakítónál az $1^{\circ}/\text{oo}$, vagy pl. egy "1 999 pontos" átalakítónál a $0,5^{\circ}/\text{oo}$ -es pontosság, más szóval a LSB-nek megfelelő abszolút hiba). Számos olyan hibaforrás van, amely ezt az elvi hibát növeli.

Erősítés hiba

Lényegében a transzfer karakterisztika iránytangens hibája, ami miatt nem pontosan a referenciával egyező bemenetnél áll elő a végkitérésnek megfelelő digitális kód. A valóságos és referencia érték relativ eltérését szokás megadni (%-ban, "% of FS", vagy LSB lépcsőben). Legtöbb változatnál az erősítés utólag finoman beállítható.

Offset hiba

Zérus bemeneti jelhez nem zérus kimeneti kód tartozik. A zérus kimeneti kód előállításához adott bemeneti "kezdeti" jelre van szükség, ez az offset. Ezt vagy abszolút értékben (LSB-ben), vagy a végkitérés %-ában adják meg.

Linearitási hiba

A transzfer karakterisztika max. eltérése az egyenestől, %-ban, $^{\circ}/\text{oo}$ -ben, vagy LSB kvantumban kifejezve.

Monotonicitás

Folyamatosan növekvő bemeneti jelhez folyamatosan növekvő kimeneti szám-kód tartozik elvileg. "Monoton" az átalakító akkor, ha ez a feltétel teljesül ("NO MISSING CODES", nincs kód tévesztés, nincs hiányzó, átugrott kód). Ha nem, akkor az ettől való eltérést adják meg LSB-ben kifejezve.

Drift jellemzők

A pontosságot rontó hatások utólagos beállítással, "trimmeléssel" legtöbbször kiiktathatók, a baj csak az, hogy a hőmérséklet változás és öregedés hatására ezek változnak. Ezért az átalakító újraállításra szorul.

Erősítés drift

A végkitéréshez tartozó bemeneti jel relativ megváltozása 1°C hőmérsékletváltozás, ill. adott időszak (pl. 1 hónap) alatti öregedés hatására, %-ban, $^{\circ}/\text{oo}$ -ben vagy

- tekintve a mai átalakítók pontosságát - ppm-ben (milliomodrészben).

Offset drift

A nullázáshoz szükséges bemeneti jel 1°C -ra, ill. adott időszak alatt bekövetkező változása (abszolút értékben, vagy a végkitérésre vonatkoztatva).

Linearitás drift

1°C hőmérséklet változás, ill. adott időszak alatti öregedés hatására bekövetkező járulékos linearitási hiba.

2. Dinamikus jellemzők

Konverziós idő

Általában az indító, a konverzió megkezdésére utasító jeltől a konverzió befejezéséig, az eredmény előállításáig eltelt idő maximumaként definiálják. Jelentősége azonos a pontossági adatokéval, és a két követelmény egymásnak ellentmondó a megvalósíthatóság szempontjából (a gyors átalakítók rendszerint kevésbé pontosak, a nagy pontosságú átalakítók kisebb sebességűek). Szerencsére az esetek többségében vagy gyors működésű, de kisebb felbontású és pontosságú, vagy pedig pontos, de nem extrém gyors átalakítóra van szükség, tehát legtöbbször észszerű kompromisszumra van lehetőség. Fontos, hogy a konverziós idő reciproka nem egyenlő szükségszerűen a konverzió max. sebességével, azaz a másodpercenként végezhető konverziók számával.

Az átalakítás elve

A felhasználó szempontjából (különösen időben váltakozó jelek digitalizálásakor) fontos az illető ADC átalakítási elvének ismerete, mert többek között ettől függ, hogy:

- pillanatérték átalakítóról, vagy
- átlagérték (integráló típusú) átalakítóról van szó (l. a következőket).

3. További katalógus adatok

Az előbbi jellemzőkön kívül típustól és gyártótól függően még további, a felhasználáshoz szükséges adatokat közölnek, pl.:

- belső referenciaforrás van-e, ill. melyek a jellemzői (feszültsége, TK-ja, stb.),
- teljesítmény fogyasztást,

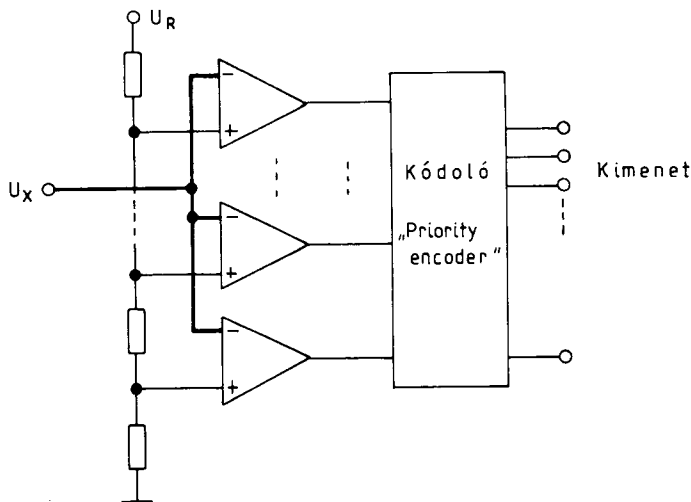
- tápfeszültség érzékenységet,
- működési és tárolási hőmérséklettartományt, stb.

3.2.2. A legfontosabb átalakítási elvek és áramköri megvalósításuk alapelvei

Közvetlen átalakítók

Párhuzamos átalakító ("flash converter": "villámgyors" konverter)

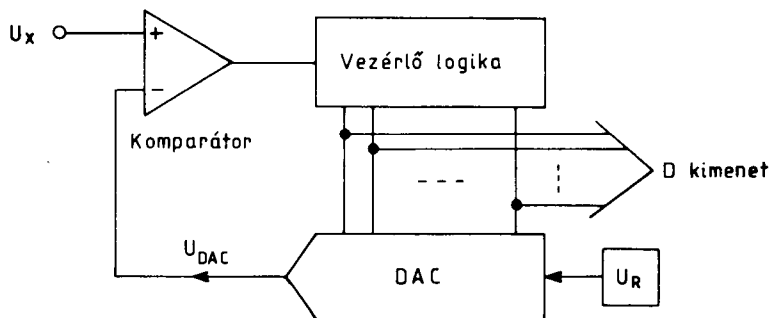
Működése az amplitudó szelektor elvén alapul: egy komparátor-sor "figyeli", hogy a bemeneti feszültség melyik két (referenciából leosztott) lépcső között van. A komparátorok válaszeléből egy kódoló állítja elő a bináris (vagy pl. Gray) kódu kimeneti jelet (3.29. ábra). A rendszer előnye, (látszólagos egyszerűsége mellett), hogy az átalakítás sebességét csak a komparátorok és a logika késleltetési ideje korlátozza, ezért így módon nagyon gyors működésű átalakítókat (MHz-es jelek átalakítására) lehet készíteni. Hátrány, hogy szinte annyi komparátor kell, ahány a lépcsők száma ($2^n - 1$). Főleg "video" konverterként használják a híradástechnikában.



3.29. ábra.

Kompenzációs elven működő átalakítók

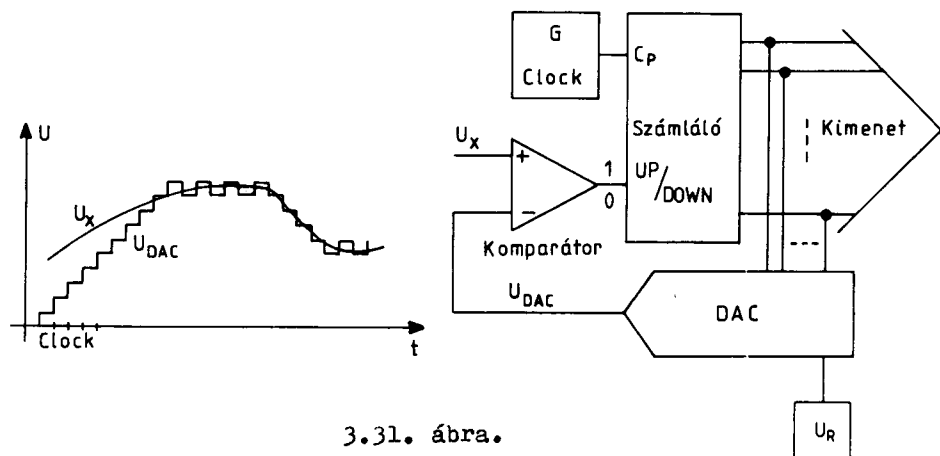
Az alapelvet a 3.30. ábra mutatja: a vezérlő logika addig változtatja kimeneti jelét (és a teljes átalakító kimeneti jelét), ameddig az általa vezérelt digitál-analóg konverter kimeneti jele (U_{DAC}) egyenlő nem lesz az U_X bemeneti, analóg jellel. Ha eltérés van, akkor a komparátor jelzést ad a vezérlő logikának mindaddig, amíg a hurokban az egyensúly helyre nem áll. A vezérlő logika működésétől függően kétféle rendszer szokásos:



3.30. ábra.

a) Követő ("servo", "tracking") átalakító

A vezérlő logika legfontosabb része egy oda-vissza számláló, amely egy órajel ütemében számol a komparátor kimenete által meghatározott irányban. A számláló kimenete a D digit. jel, amelyet a DAC analóg jellé alakít vissza (U_{DAC}). Ha a bemeneti



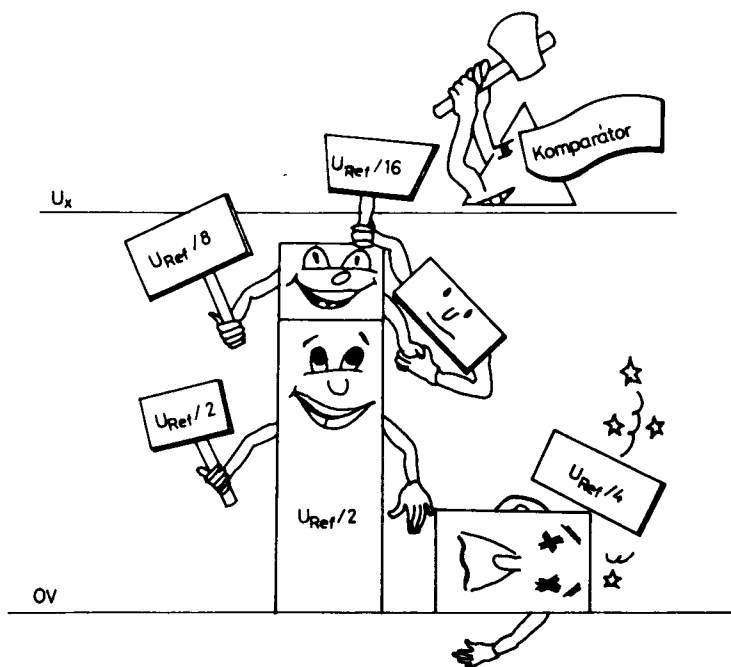
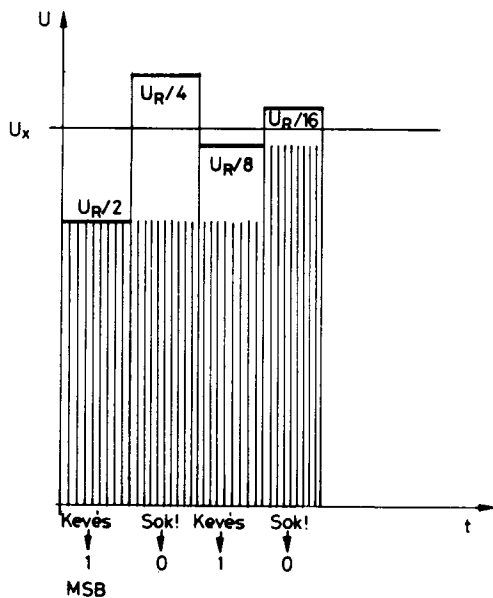
3.31. ábra.

jel nagyobb, mint a kompenzáló U_{DAC} , akkor a komparátor úgy vezérli a számlálót, hogy előre számoljon, növekedjen D és az U_{DAC} egészen a közelítő (1 LSB) egyenlőség beállításáig. Kisebb bemeneti jel esetében fordított a folyamat, U_{DAC} csökken. Végül is - ha U_X nem változik gyorsan - a digitális kimeneti jel (számlánc) követi a bemeneti jelet (3.31. ábra). Ez ennek a megoldásnak kétségtelen előnye. Hátrány, hogy gyors változáskor (szélső esetben 0 V-ról U_{Xmax} -ra történő ugráskor) U_{DAC} , ill. a kimenet jele hosszú idő múlva (2^n órajel periódus alatt) éri el a bemeneti jelet.

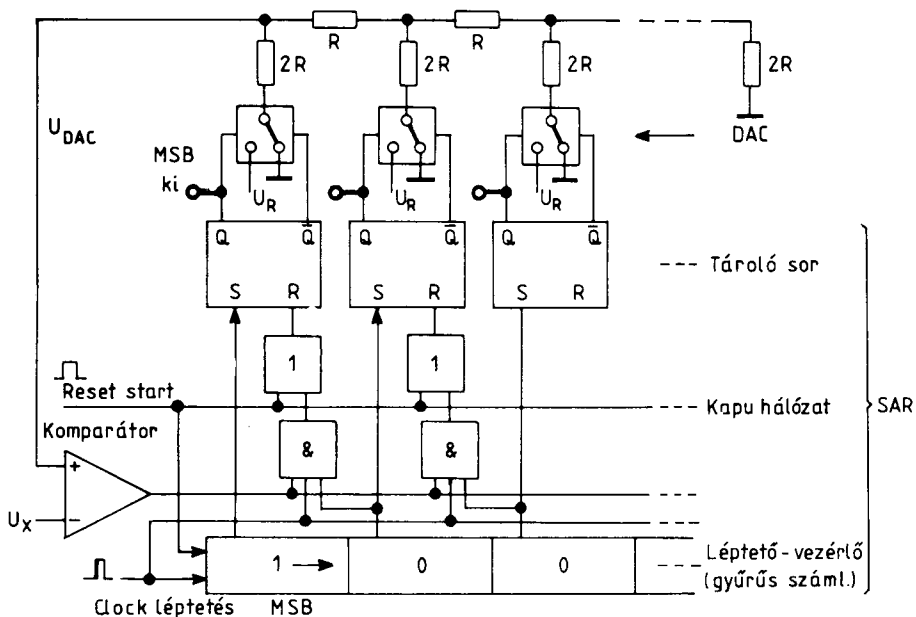
b) Fokozatosan közelítő (Successive approximation) eljárás

Tömbvázlata azonos a 3.30. ábrán láthatóval, de a működés sorrendje más. Adott (és a konverziós ideje alatt konstans) U_X esetén a vezérlő logika először az első, MSB kimenetén ad ki logikai 1-et, aminek hatására a DAC kimenetén a legnagyobb feszültség lépcső áll elő: $U_R/2$. A komparátor "eldönti", hogy ez kisebb-e, vagy nagyobb U_X -nél. Ha kisebb, bekapcsolva hagyja ezt a lépcsőt, és MSB=1 lesz. Ha nagyobb, akkor kikapcsolja, és MSB=0 lesz. Ezután az (MSB-1), vagyis $U_R/4$ lépcső következik, és így tovább a 3.32. ábra szerint. Előny, hogy egy konverzióhoz csak annyi clock periódus szükséges, ahány bites az átalakító, vagyis gyors a működés. A konverzió alatt viszont U_X nem változhat.

A vezérlő logika legfontosabb része ebben az esetben az ún. SUCCESSIVE APPROXIMATION REGISTER (SAR), amelyet integrált áramkörti formában külön gyártanak, vagy az átalakítóba beleintegrálnak. Működésének lényege a 3.33. ábra tömbvázlata alapján követhető. Indításkor nullázzuk a DAC kapcsolóit vezérlő RS tárolókat és a léptető-vezérlő áramkört (RESET-START). Ezután a léptető-vezérlő MSB cellájába 1-et írunk, amely az első RS tárolót 1-be viszi, ezáltal $U_{ADC} = U_R/2$ lesz. A komparátor ezt összehasonlítja a bemeneti jellel; ha ez a lépcső nagyobb U_X -nél, akkor kimenetén 1 áll elő, (ha kisebb, akkor 0). A következő órajelre a léptető-vezérlő második cellájába lép az 1-es (az első ismét 0 lesz). Ha a komparátor kimenete 1-en van, akkor az első RS flip-flop az \overline{S} -kapun keresztül kapott RESET vezérlés hatására visszabilen, "leveszi" az $U_R/2$



3.32. ábra.



3.33. ábra.

lépcsőt. Ha a komparátor nem jelzett többletet, akkor viszont az első RS tároló 1-ben marad, $MSB = 1$ lesz. A második cellában lévő 1-es hatására ugyanakkor 1-be billen a második RS tároló, bekapcsolva az $U_R/4$ lépcsőt (is). Az így kialakult U_{DAC} feszültséget a komparátor összehasonlítja U_X -szel; és a következő ciklusban, amikor a harmadik cellába léptetjük az 1-est, vagy visszabillenti, vagy nem a második RS tárolót, levéve, ill. meghagyva ezzel az $U_R/4$ lépcsőt. Az átalakítás akkor fejeződik be, amikor az 1-es a léptető-vezérlő utolsó cellájába lép. Az RS tárolók Q kimenetei adják a digitális kimenet biteit.

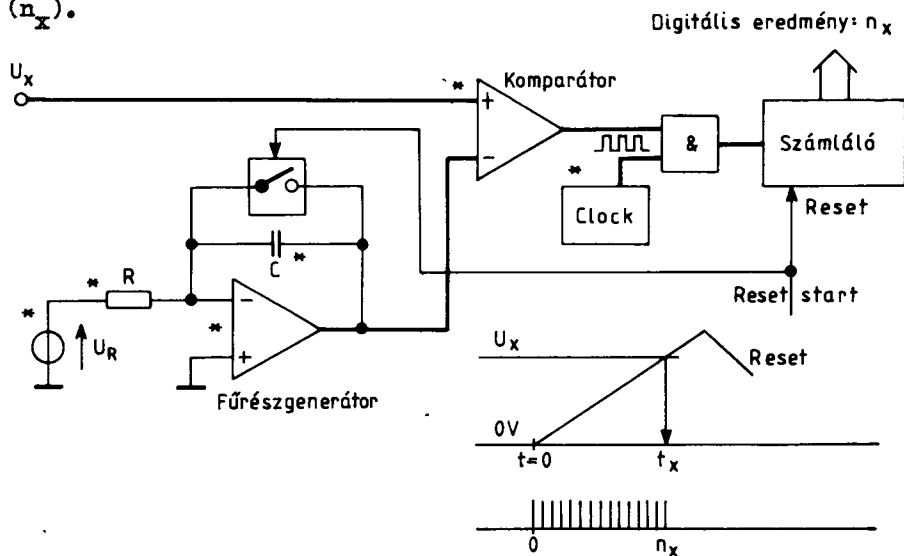
A kompenzáló átalakítók pontossága alapvetően a visszacsatolásban lévő DAC pontosságától függ (ennek pontosságát viszont a referencia forrás és a legtöbbször alkalmazott $R-2R$ hálózat nagyszámu ellenállásának pontossága határozza meg). Ehhez járul még a komparátor (főleg offset) hibája. Hátrány tehát a sok pontos alkatrész igénye, előny viszont a viszonylag gyors működés (μs).

Közvetett átalakítók

Általában jellemző erre a kategóriára, hogy az átalakítandó feszültséget először arányos idő vagy frekvencia értékre transzformálja, majd ennek a mérőszámát határozza meg.

a) Fűrészgenerátoros (RAMP) típusu átalakító

Az idő-transzformációs átalakítók legegyszerűbb változata. Idő-diagramja és vázlata a 3.34. ábrán látható. A konverzió megkezdésekor egy 0 V kezdeti feszültségű lineáris fűrészjelet előállító integrátort indítunk el, ugyanakkor egy számlálót egy óragenerátorral felfelé számoltatunk. A komparátor jelzi, amikor a fűrészjel elérte U_X -et és leállítja a számlálót. Az eltelt t_X idő arányos U_X -szel, ezt mutatja a számláló tartalma (n_X).



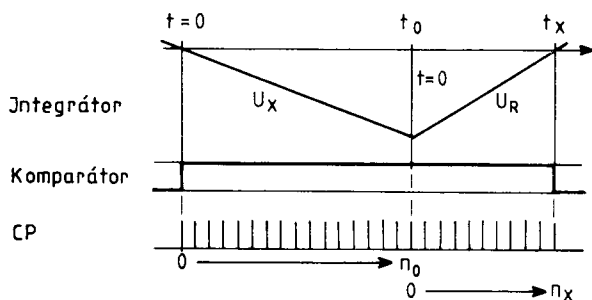
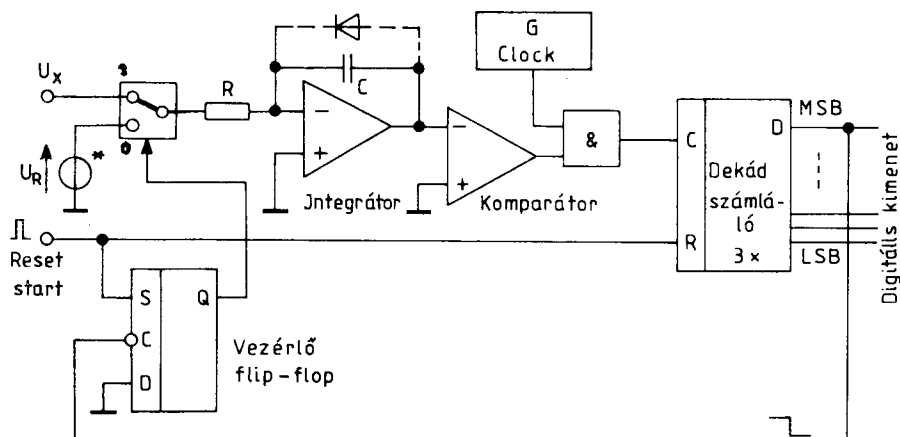
3.34. ábra.

Az ilyen típusu átalakítók pontossági jellemzői általában rosszak; sok olyan egység, alkatrész van, ami befolyásolja a pontosságot (a rajzon * -gal jelölve). Hibát okoz az előállított digitális eredményben az integrátor R és C értékének eltérése, referencia feszültségének eltérése (meredekség változik), a CLOCK generátor frekvencia eltérése és a komparátor, valamint az integrátor offsetje. Ráadásul az átalakító (szokásos alkatrészekkel) lassu is, valamint pillanatérték mérő (amely

utóbbi a zavar-elnyomás szempontjából nem kedvező). Ezért ezt a fajta átalakítót módosítások nélkül ritkán alkalmazzák.

b) Kettős integrálással működő (Dual-Slope-Integration, DSI) átalakító

Ez (és sokféle módosított változata) a leggyakrabban használt integráló típusú átalakító, amely mentes az előző típus hibáitól. Idődiagramját és egy lehetséges áramköri megvalósítását a 3.35. ábra mutatja. Indításkor a START jel hatására nullázódik a számlánc, és a vezérlő flip-flop 1-be billen, ezáltal



3.35. ábra.

a kapcsoló az integrátort U_X -re kapcsolja. A komparátor érzékeli az integrátor kimeneti feszültségében a nullátmenetet és az óra oszcillátor jelét a számlálóra engedi. Amikor a számláló egy előre meghatározott számig, decimális átalakítóban pl. 999-ig elszámol (eltelt a t_0 idő), újra nullára ér, és az MSB

kimenetén egy 1-0 átmenet keletkezik. Ez a flip-flopot (mivel $D=0$) 0-ba billenti, ezáltal a kapcsoló átkapcsol a (pl. -1 V-os) referencia feszültségre. Az integrátor kimeneti feszültsége, amely előzőleg U_X -szel arányos meredekséggel negatív irányban lineárisan változott, most irányt vált, és konstans meredekséggel halad a zérus felé. Eközben a számláló ismét számolja a CLOCK impulzusokat mindaddig, amíg a komparátor nem jelzi azt, hogy az integrátor kimeneti feszültsége elérte a zérust. Ekkor a számlálás megszűnik, s a számlálóban a legutolsó szám, a végeredmény tárolódik (n_X). Belátható, hogy minél nagyobb U_X , annál meredekebb a jelre való integrálási szakasz, annál nagyobb az U_R -re történő visszatérés ideje. Felírható a t_0 pillanatban felvett integrátor kimeneti feszültségértékre:

$$-U_X \frac{t_0}{RC} = U_R \frac{t_X}{RC}$$

$$-\frac{U_X}{U_R} = \frac{t_X}{t_0} = \frac{n_X}{n_0} \quad (U_R = -1 \text{ V pl.}).$$

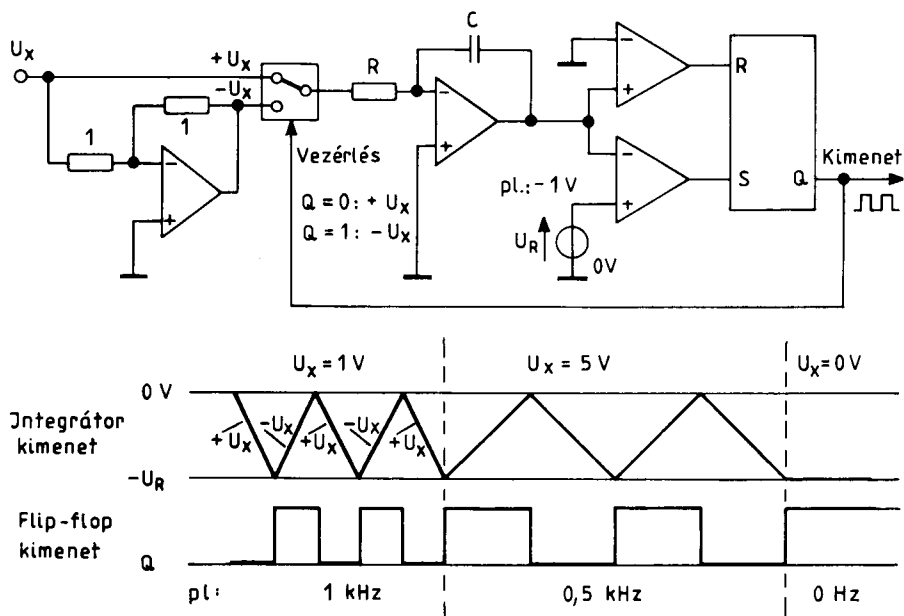
Vagyis esetünkben a számláló n_X tartalma ($n_0 = 1000$) éppen annyi, amennyi az U_X értéke mV-ban kifejezve. Ha U_R nem -1 V, az átalakító akkor is az U_X viszonyát méri U_R -hez képest, vagyis a DSI átalakító "igazi" aránymérő (true ratio meter), ami sok esetben igen jól felhasználható. Előny a nagy pontosság is; az előző típussal szemben ennek pontossága nem függ R-től és C-től (n_X és n_0 arányát nem befolyásolják), nem függ a CLOCK oszcillátor frekvencia pontosságától (ha változik a frekvencia, az időfüggvény "nyulik" vagy "zsugorodik", de az arányok változatlanok maradnak), és nem okoz hibát a komparátor offset hibája sem. A pontosságot elvileg kizárólag a referencia feszültség pontossága határozza meg. A valóságban sajnos hibát okoz az integrátor offset-je, hiszen ez hozzáadódik a bemeneti jelhez és a referencia jelhez is. E hiba kiküszöbölése csak nagyon precíz nullázással, a mai technikában főleg automatikus nullázással (autozero-val) lehetséges (ez utóbbival egyéb kiegészítő egységek, mint pl. a bemenetre he-

lyezett elválasztó, buffer erősítő offset hibája is kiiktatható). A nagy pontosság mellett a DSI-átalakító előnyös tulajdonsága nagyfokú zavarérzékletlensége; az integráló jelleg miatt (az átalakító t_0 ideig a jel integrál középértékét veszi figyelembe) a jelre szuperponálódott zavarjelek kevés hibát okoznak (minél nagyobb a frekvencia, annál kevesebbet). Az 50 Hz-es zavaró jelek hatásának csökkentése az integrálási idő 20 ms vagy n.20 ms-ra történő választásával érhető el.

A DSI átalakítók az autozero miatt és a rendszerint két-féle polaritású U_X mérése miatt, a valóságban sokkal bonyolultabb felépítésűek a 3.35. ábrán láthatónál, az elv azonban ugyanaz. Az áramköri változatokkal a későbbi tárgyakban foglalkozunk részletesebben.

c) Feszültség-frekvencia átalakítók (U-F konverterek)

A "digitális kimeneti jel" ebben az esetben logikai szintű impulzussorozat frekvenciája (amelyből szám-információ adott - egységnyi - ideig történő számlálással nyerhető). Egy lehetséges változatot a 3.36. ábrán láthatunk. Mivel az integrátor



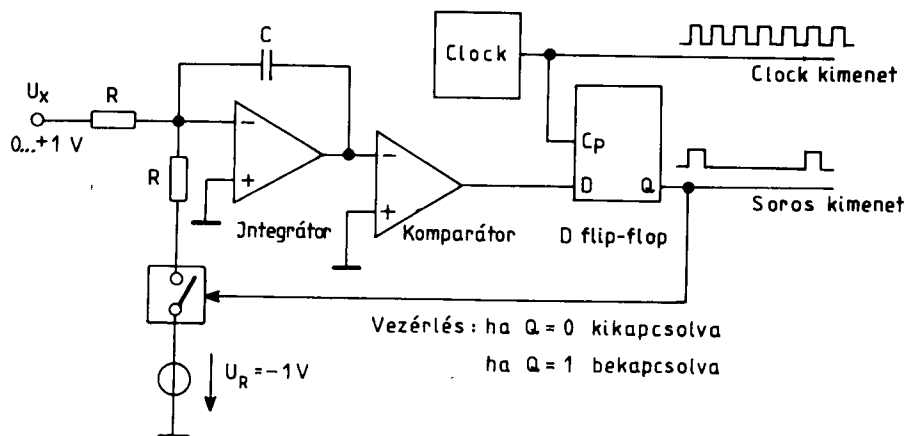
3.36. ábra.

kimeneti jelének meredeksége arányos U_X -szel, az átalakító linearitása csak az integrátor linearitásán múlik. A pontosságot R , C és U_R értéke határozza meg.

d) "Egy-bites", "delta" átalakítók

Az U-F konvertereket általában egyszerűbb, kis igényű rendszerekben alkalmazzák. Nagyobb pontossági követelmény esetén (valamint analóg jelek digitális formában való távadásához, telemetriához, hírközléshez, stb.) a feszültség-frekvencia átalakítók pontosabb változatát használják.

A töltés kiegyenlítéses (Charge-Balancing, $\Delta - \Sigma$: delta-sigma) átalakítók egy lehetséges kialakítását mutatja a 3.37. ábra.



3.37. ábra.

A komparátor "figyeli" az integrátor kimeneti feszültségét és minden CLOCK jel pillanatában úgy módosítja a D flip-flop állapotát, hogy a negatív referencia feszültség be-, ill. kikapcsolásával az átlagos töltésegyensúly helyreálljon, az integrátor kimeneti feszültsége zérus felé konvergáljon. Ha a bemeneti feszültség kicsi, akkor ritkán, kevés órajel időtartamra kell csak a referenciát bekapcsolni, a soros kimeneti jel kevés 1-eset tartalmaz. Ha a bemeneti feszültség a végkitérés fele (0,5 V), akkor egy órajelre bekapcsolódik, egy órajelre kikapcsolódik a referencia; a kimeneti jelben minden második periódus lesz 1-es (50 %-os az 1-esek aránya), és így tovább.

Maximális (+1 V) bemeneti feszültségnél gyakorlatilag minden CLOCK periódusban 1-es a kimeneti jel. Vagyis a kimeneti jelben az 1-es periódusok (n_1) számának és az összes periódus számának aránya éppen a mérendő U_X arányát adja U_R -hez képest. A töltés-egyensúly feltétele:

$$(n_0 + n_1)U_X - n_1U_R = 0 \quad \text{ahol}$$

n_0 : adott idő alatt a kimeneti "0"-k száma

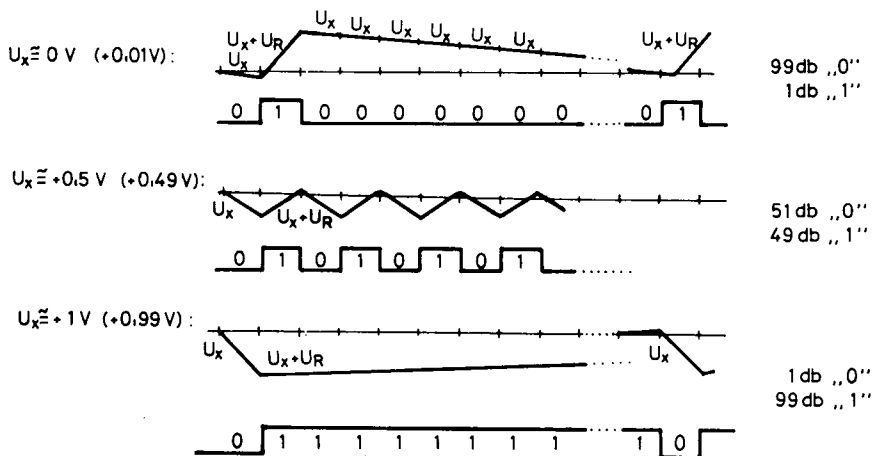
n_1 : a kimeneti "1"-ek száma.

Ebből:

$$\frac{U_X}{U_R} = \frac{n_1}{n_0 + n_1}.$$

Példaképpen néhány bemeneti feszültség esetére mutatjuk be az integrátor kimeneti jelének és a soros kimenet jelének alakulását (3.38. ábra):

Nagy előny, hogy az így továbbított jel analóg jellé való visszaalakítása könnyű; ha a jel U_R amplitudójú, akkor középértéke éppen egyenlő U_X -szel!



3.38. ábra.