

## 4.2. MEMÓRIÁK

A digitális berendezések, számítógépek, mikroprocesszoros rendszerek nélkülözhetetlen elemei a tárák, amelyek az információ hosszabb-rövidebb ideig tartó tárolására szolgálnak. A tárák tulajdonságai alapvetően meghatározzák a rendszer működési jellemzőit, áruk a teljes hardware rendszer árát, teljesítményigényük annak teljesítményfelvételét.

A digitális információ egységét, a "bit"-et (binary digit) olyan elem tudja tárolni, amely két stabil állapottal rendelkezik (log 0 és log 1).

A tárolás alapelve szerint a tárák két nagy csoportját különböztetjük meg:

- mágneses elven működő tárákat,
- félvezető tárákat.

A mágneses elven működő tárák óriási előnye, hogy információtartalmukat még a tápfeszültség megszűnésekor is megtartják. Korábban a számítógépekben operatív, gyors működésű tárként a ferritgyűrűkből felépített, ún. ferrit-memóriákat használták.

Háttértárként ma is kizárólag mágneses elven működő tárákat alkalmaznak: mágneslemez (diszk), hajlékony lemez (floppy-diszk), mágnesszalag, mágnesrud, mágnesdob, stb.

Az itt felsorolt háttértárák mindegyike soros tár, azaz a tárolt információhoz való hozzáférés nem egyforma időt vesz igénybe, hanem az információ elhelyezkedésétől függő.

A félvezető tárák építőelemei az 1 bit tárolására alkalmas flip-flopok, amelyekből ma már egy lapkán több százezer darab is elhelyezhető.

Félvezető tárákat mind bipoláris, mind MOS technológiával is előállítanak. A MOS technológiával készülő mikroprocesszorhoz ár, felépítés, műveleti sebesség, stb. szempontjából jól illeszkednek a MOS tárák, így ezek programjainak és adatainak tárolására szinte kivétel nélkül ezeket használják. A bipoláris (LS TTL, ECL) tárák lényegesen gyorsabb működésűek, de az azonos méretű morzsán elhelyezhető sokkal kisebb tárolókapacitás, a lényegesen nagyobb teljesítményigény és nem utolsósorban a nagyobb ár következtében a bipoláris tárák fő alkalmazási te-

rülete a gyorsműködésű vezérlők, ill. a gyorsműködésű - bipoláris technológiával készülő - mikroprocesszor típusok programjainak tárolása. A bipoláris technológiával készülő tárelemek csak statikus kialakításuak lehetnek, a MOS technológiával készülőek lehetnek statikusak és dinamikusak is.

Mielőtt a memóriák részletesebb tárgyalásába belefognánk, ismerkedjünk meg néhány gyakrabban használt kifejezéssel. A számítógépekben, mikroprocesszoros berendezésekben használt tárhelyekben az információt (a program utasításait, adatokat) szavaként helyezik el. A szó egy olyan bit-csoportot jelent, amely egy egységet képez. A számítógépek egyik jellemzője a szóhossz, amely az egy szóban található bitek számát adja meg. A szó általában 8...48 bit hosszúságú, a berendezés konstrukciójától függően.

A tárhelyben elhelyezett szó helyét a cím határozza meg. A tárhely rekeszekre van osztva. Minden rekesznek van egy címe és minden rekesz egy szó információt tárol. A rekesz celláiban helyezkednek el a szó bitei.

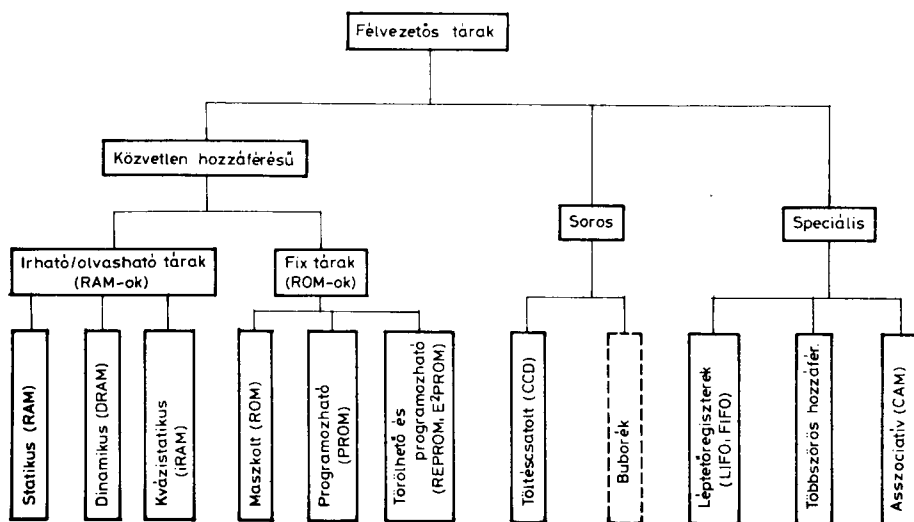
A tárhely fontos jellemzője a tárkapacitás, amelyet vagy a maximálisan tárolható szavak vagy a bitek számával adnak meg. A tár szó-kapacitását egyértelműen meghatározza - kettő hatványaként a tár cím-vezetékeinek, cím-bitjeinek száma: Pl. 10 cím-bit ( $A_0...A_9$ ):  $2^{10} = 1$  kszó.

Az információ elhelyezését a tárhelyben írásnak, az információ kivételét pedig olvasásnak nevezzük. Olvasásnál a művelet elindítása és a kimeneten tárolt információ megjelenése között eltelt időt hozzáférési, elérési időnek nevezzük. Amennyiben a hozzáférési idő nem függ a szónak a tárhelyben való elhelyezkedésétől, vagyis nem függ a szó címétől, közvetlen hozzáférést tárról beszélünk. Amennyiben a hozzáférési idő címfüggő - pl. mágnesszalagnál - soros tárról van szó.

Megkülönböztetjük a tárhelyeket aszerint is, hogy felejtő (volatile) tárhely vagy nem-felejtő (non-volatile) tárhely. A felejtő tárhely a tápfeszültség megszűnésekor elvesztik információ-tartalmukat, viszont a nem-felejtő tárhely megtartja azt. A mágneses elven működő tárhely és a "csak olvasható" tárhely (ROM) egyértelműen nem felejtők, de ma már ismerünk olyan nem felejtő írható/olvasható tárhelyt (NVRAM: non-volatile RAM), amelynél egy

áramkörbe összeintegráltak egy gyorsműködésű írható/olvasható tárat (RAM), egy ugyanolyan kapacitású E<sup>2</sup>PROM tárat (elektromosan törölhető PROM) és az információ "átmentéséhez" szükséges időzítő, kiegészítő áramköröket. A tápfeszültség kikapcsolásakor beindul a RAM-ból a "háttér-PROM"-ba az információ átírása. A tápfeszültség bekapcsolásakor a folyamat fordítva zajlik le.

Az NVRAM-ot még nem tüntettük fel a félvezetős táruk családfáján, amelyet a 4.13. ábrán mutatunk be, mert még fejlesztés alatt áll.



4.13. ábra.

Előbbi családfa alapvetően a címelés szempontjából osztja fő csoportokra a tárukat:

**Közvetlen hozzáférésű**

Bármely címen tárolt szó azonos idő alatt érhető el a címétől függetlenül.

**Soros**

A címzett információ különböző időtartam alatt érhető el. Az elérési idő a címzett információ helyétől függ. Korszerű háttértáruk alakíthatók ki a töltéscsatolt (Charge-

Coupled Device) elemekből és a buborék-memóriából.

#### Speciális

Az előző két csoportba nem sorolható tártípusok:

- multiacces: többszörös hozzáférést, vagyis több címmel definiált, több be- és kimeneti interface-en keresztül való egyidejű írást, ill. olvasást lehetővé tevő táruk. Jelentőségük a többprocesszoros rendszerek elterjedésével növekszik;
- asszociatív (CAM = Content Addressable Memory) tartalom szerint címezhető tár. A tárolt szó azonosítására nincsen cím. A cím szerepét az információ vagy annak egy része veszi át. Ez a tártípus ritkábban szerepel a rendszerekben;
- léptetőregiszterekből felépített táruk közül kettő nagy jelentőségű:

LIFO (Last in First Out = a memóriába utoljára beírt tartalom olvasható ki először), más szóval veremtár,

FIFO (First in First Out = az először beírt információ olvasható ki először), vagyis puffertár.

A következőkben részletesebben tárgyaljuk a fix tárukat az írható/olvasható tárukat.

#### 4.2.1. Fix táruk (ROM-ok)

A számítógépekben és a különböző digitális rendszerekben a programmal változtatható tartalmu tárukon kívül felhasználnak olyan tárukat is, amelyek tartalma nem változtatható. Ezeket a tárukat azokon a helyeken használják, ahol a lekérdezésnél mindig ugyanarra az információra van szükség. Így a berendezésben az adatok beírására szolgáló elektronika elmarad és maga a tár is egyszerűbb felépítésű az írható/olvasható tárukhoz képest.

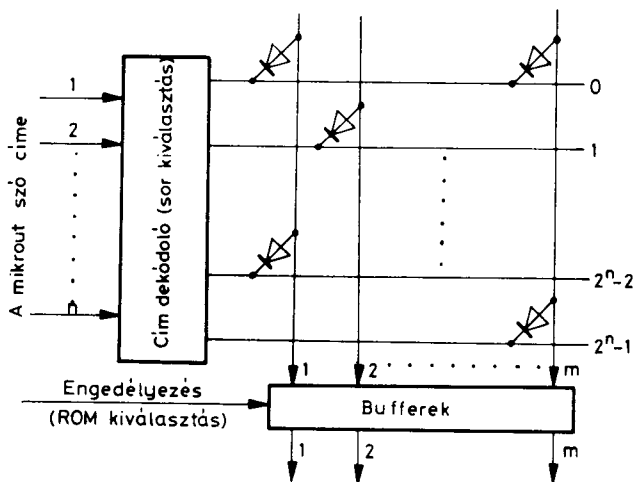
A fix táruk, amelyeket "csak olvasható táruknak" is neveznek (Read Only Memory = ROM), egyszerűbb felépítésük miatt olcsóbbak és gyorsabbak az írásra is használható táruknál. A tápfeszültség megszűnésekor információ tartalmukat megtartják.

A fix táruk elemei mind MOS, mind bipoláris technológiával készülnek.

A következőkben röviden áttekintjük főbb típusaikat.

### Maszkolt ROM

Az információt a megrendelő kívánsága szerint a gyártó vállalat maszkolással fixen beépíti, a gyártási folyamat részeként. Csak nagy sorozatban gyártott áramköröknél gazdaságos, bár ma már a negyedik kontaktmaszk vagy az ötödik fémzőmaszk segítségével programoznak. Ez lehetővé teszi a majdnem kész szeletek tárolását és a programozás befejező fázisának későbbi gyors elvégzését. Ujabban lézer alkalmazásával is égetnek be programokat ROM elemekbe. A beírás teljesen automatizált folyamatához a beírandó adatokat a felhasználó előre megadott formában kell, hogy szolgáltatassa. A gyártók mind kényelmesebbé kívánják tenni a felhasználók dolgát, ezért ujabban listák helyett közvetlenül a beírásra felhasználható adathordozókon (lyukkártya, lyukszalag vagy PROM) kell megadni az adatokat, vagy azok a távadatátviteli hálózaton keresztül is beküldhetők. A 4.14. ábrán bemutatjuk a bipoláris ROM mátrix-szát. Diódákat csak a - felhasználó által megadott - igazságtáblázat 1-esei-nek megfelelő keresztpontokba ültetnek, a tranzisztorok bázis-emitter diffúziójával egyidejűleg.

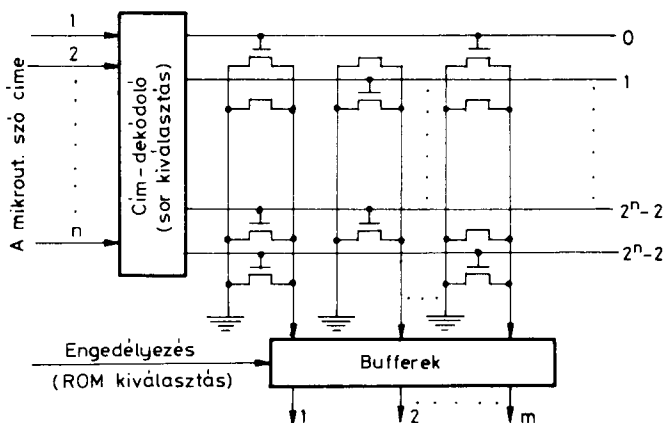


4.14. ábra.

A 4.15. ábrán a MOS technológiával készült ROM mátrix-a látható. A MOS tranzisztorok vezérlő elektródáit csak a szükséges

helyen gőzölgötetik fel és kötik össze a címdekódoló által kijelölt vízszintes vonalakkal. Ehhez a szükséges maszkot a felhasználó igazságtáblázata alapján készítik el.

A kis kapacitású bipoláris (TTL) ROM hozzáférési ideje átlagosan 30 ns, a nagyobbaké 50 ns, átlagos fogyasztásuk bitenként 0,5...1 mW.



4.15. ábra.

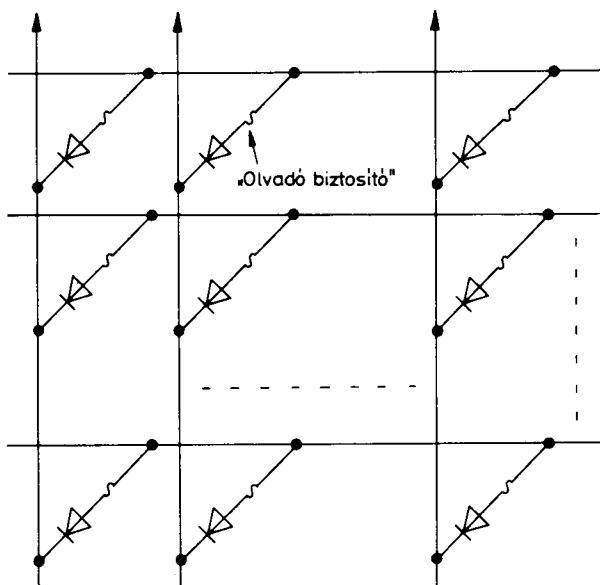
A MOS technológia előnye, hogy vele nagy kapacitású ROM készíthető, jelenleg 256 kbit/lapka. A TTL áramkörökkel való kompatibilitás kérdése is megoldott, a MOS-ROM áramkörök nagy része teljesen kompatibilis a TTL áramkörökkel. Jellemző rájuk a kis fogyasztás (0,01...0,1 mW/bit). Sebességük elmarad a bipolárisétól. A CMOS és HMOS technológia szintén jelentős lépés a kisebb teljesítmény disszipáció, nagyobb elemsűrűség és nagyobb sebesség felé.

#### PROM táruk

A felhasználó által egyszer programozható PROM elemek (Programmable ROM = programozható ROM) olyan tármátrix-ot tartalmaznak, amelynél a mátrix minden egyes keresztpontjába a diódával sorba egy kiegészítő olvadó biztosítékot építenek be (MOS technológiánál a tranzisztorral sorba). Így a felhasználónak lehetősége nyílik arra, hogy a fix tárat maga programozza be. Azokat az elemeket, ahova logikai 1 értéket kell írni, egy programozó készülék segítségével megcimezik, amely ezután ezeken a helyeken - a dióda vagy a tranzisztor segítségével -

akkora áramot bocsát át, amely a biztosítékokat kiégeti. Ebben az esetben a kiégetett állapot jelenti a logikai 1-et. Az információ ezen a módon állandóan megmarad a tárban, az egyszer kiégetett biztosíték többet vissza nem állítható, tehát az annak megfelelő tartalom nem módosítható. Prototípus berendezés kifejlesztésekor, vagy kis sorozatu berendezések gyártásakor alkalmazása előnyösebb a maszkolt ROM-okénál, de ma már jelentősége csökkent.

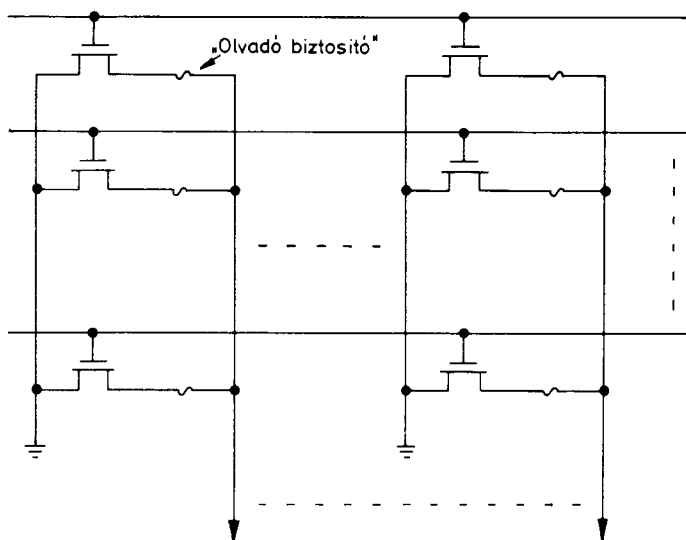
A 4.16. és 4.17. ábrákon mutatjuk be a bipoláris és a MOS-PROM mátrixot.



4.16. ábra.

A gyártónak nem jelent többletköltséget az, hogy a mátrix minden keresztpontjába diódát épít be. Az olvadó biztosíték maszkon keresztül felgőzölgtetett Ni-Cr vagy egyéb ötvözet, esetleg poliszilícium.

A kimeneti buffer áramkörnek alkalmasnak kell lennie a kétirányú jelátvitelre. Beégetéskor a biztosíték kiolvasztásához szükséges áramot kell átvinnie a kimenetről a megcímzett diódákhoz és a soros biztosítókhoz. Kiolvasáskor pedig a megcímzett bit állapotát kell a kimenetre vezetni.



4.17. ábra.

### REPROM

Az újra programozható ROM elemeket hívjuk REPROM-oknak (Reprogrammable ROM), amelyek törlés után újra programozhatók, írhatók. Nevezik őket "sokkal nehezebben írható, mint olvasható" táraknak is. Több fő típus terjedt el, alapvetően a törlés módja miatt különböznek felépítésben is egymástól.

### EPROM

Elektromosan programozható és ultraibolya fénnel törölhető tár (Electrically Programmable ROM). Az elem törlés után újraprogramozhatósága az alkalmazott technológiában rejlik: FAMOS (Floating Avalanche MOS = lebegő lavina MOS, mivel a lebegő vezérlő elektróda szigetelt "szigetére" való töltésbevitel lavina letörés segítségével történik). A szilícium-dioxid réteggel szigetelt vezérlő befolyásolja az áramforrás (source) és nyelő (drain) elektróda közötti áramot. Programozáskor a forrás és a vezérlő között alkalmazott nagy pozitív feszültség elektronokat visz a lebegő szilíciumvezérlőre (gate). A feszültség eltávolítása után az megtartja negatív töltését, mivel elektromosan szigetelt (szilícium-dioxid réteggel van körülvéve), és így lényegében nincs módja kisülni. Ez aztán



aszerint, hogy van-e töltése vagy nincs, a vezérlő "sziget" alatt létrehoz vagy nem hoz létre egy vezető csatornát a forrás és a nyelő között. Ez jelenti azután azt, hogy bináris 0 vagy 1 értékeket tároltunk a tár cellájában.

A tárolt bitek ultraibolya fénnel az elem kvarc ablakán keresztül törölhetők. Az ultraibolya fény fotoáramot hoz létre a szilícium-dioxid rétegben, amely a lebegő-vezérlő töltését az alaplemezbe viszi. A felhasználók igényeinek minél jobb kielégítésére való törekvést mutatja, hogy a gyártók kihozták a csupán egy tápfeszültséget (+5 V) igénylő EPROM-ot, nevezetesen az INTEL cég a 16 kbit kapacitású (2k x 8) szervezésű 2716 típusszámú elemét. Programozásához cimenként, egy 50 ms szélességű TTL impulzust kell adni a  $\overline{OE}$  (áramkör engedélyező bemenetre). Így a 2 kbyte kapacitású tár teljes "beégetéséhez" 100 s, vagyis kevesebb, mint 2 min szükséges.

Természetesen a programozásnak további feltételei is vannak: a  $V_{pp}$  tápfeszültségnek +25 V-nak, az  $\overline{OE}$  kimenetet engedélyező jelnek pedig log 1-nek kell lennie. Magát a beégetendő adatot a "kimenetek"-re kell adni, amely vonalak ebben az esetben "bemenet"-ként szolgálnak.

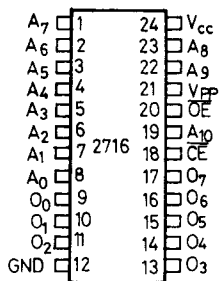
A 4.18. ábrán bemutatjuk példaként az INTEL 2716 áramkör blokk-diagramját, tokbekötési rajzát és a kivezetések elnevezéseit.

Az áramkör a normál olvasás üzemmódon kívül rendelkezik egy "takarékos" üzemmóddal is (standby mode), amelynél a disszipáció 75 %-kal lecsökken, az aktív 525 mW-ról 132 mW-ra. "Takarékos" üzemmódban az elem üzemen kívül, de bekapcsolt állapotban van, kimenetei nagy impedanciásak.

Az áramkör címbemeneteinek száma 11 ( $A_0 \dots A_{10}$ ), mert kapacitása 2 kbyte és  $2^{11} = 2048 = 2 \text{ k}$ .

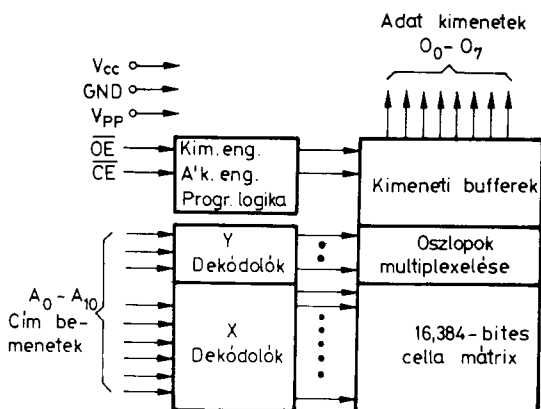
A 4.1. táblázatból kiolvashatók az áramkör 6 üzemmódjához szükséges vezérlő jelek és feszültség szintek. A  $V_{pp}$  tápfeszültségen kívül valamennyi be/kimenet TTL kompatibilis.

A hat üzemmód közül háromnál mind a  $V_{cc}$ , mind a  $V_{pp}$  tápfeszültség +5 V. A másik három, programozással kapcsolatos üzemmódnál a  $V_{pp} = +25 \text{ V}$ . Az összes többi bemenet valamennyi üzemmódnál TTL szinteket igényel.



A kivezetések megnevezései

A <sub>0</sub> - A <sub>10</sub>	Címek
CE	Áramkör eng.
OE	Kimenet eng.
O <sub>0</sub> - O <sub>7</sub>	Kimenetek



4.18. ábra.

4.1. táblázat

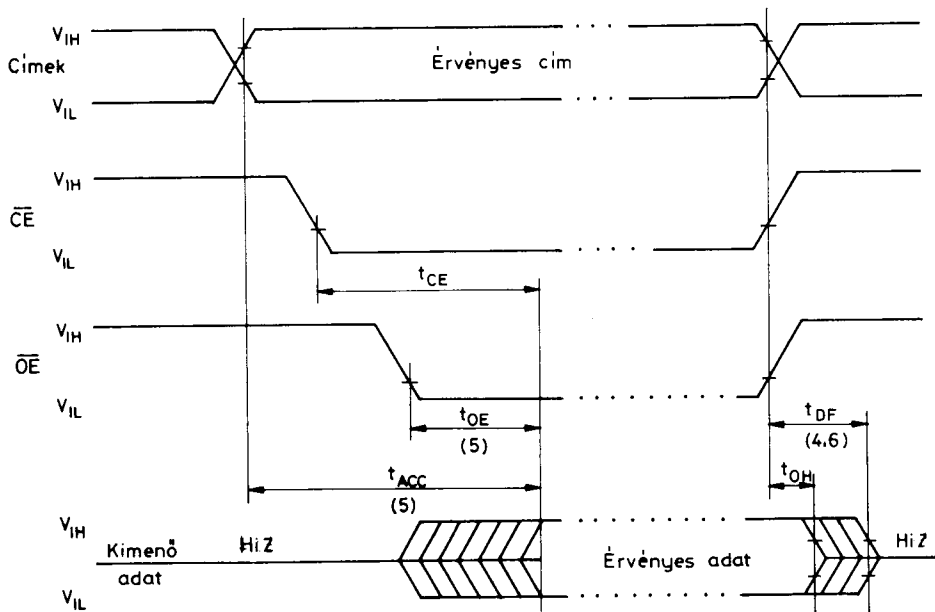
Módozat \ Lábak	$\overline{CE}$ (18)	$\overline{OE}$ (20)	V <sub>pp</sub> (21)	V <sub>cc</sub> (24)	Kimenetek (9-11, 13-17)
Olvasás	V <sub>IL</sub>	V <sub>IL</sub>	+5	+5	D <sub>OUT</sub>
Kimenet tiltás	V <sub>IL</sub>	V <sub>IH</sub>	+5	+5	High Z
Takarékos	V <sub>IH</sub>	X	+5	+5	High Z
Programozás	V <sub>IL</sub> -V <sub>IH</sub>	V <sub>IH</sub>	+25	+5	D <sub>IN</sub>
Ellenőrzés	V <sub>IL</sub>	V <sub>IL</sub>	+25	+5	D <sub>OUT</sub>
Program tiltás	V <sub>IL</sub>	V <sub>IH</sub>	+25	+5	High Z

Az áramkör vezérléséhez két engedélyező jel tartozik:

- $\overline{CE}$  (Chip Enable) - áramkör engedélyező-jel, amely a teljesítmény vezérlést látja el, és segítségével az áramkör kiválasztását, működésének engedélyezését lehet megoldani.
- $\overline{OE}$  (Output Enable) - kimenet engedélyezés, amely a megcímzett helyről kiolvasott információ megjelenését engedélyezi a kimeneteken.

A 4.19. ábrán bemutatjuk a gyártó által megadott idődiagramot és időértékeket, amelyekből kiolvasható, hogy a hozzáfé-

rési időt ( $t_{acc}$ ) - a cím stabilrá válásától a kimenetek az érvényes adat megjelenéséig eltelt idő - befolyásolja a két vezérlő jel lefutó élétől eltelt idő. A kimenetet engedélyező  $\overline{OE}$  jel lefutó élétől számított min 120 ns múlva ( $t_{OE}$ ) lesz érvényes a kimenő adat, ha a cím stabil és az áramkör ki volt választva ( $\overline{OE} = 0$ ) (4.2. táblázat).



4.19. ábra.

### Törlés

Az áramkört ultraibolya fénnel lehet törölni, az áramkörön látható kvarc ablakoskán keresztül. Az ultraibolya fény hullámhosszának 4000 Å-nél rövidebbnek kell lennie, a gyártó mérései szerint leghatásosabb a 2537 Å hullámhossz, a minimális dózis 15 Ws/cm<sup>2</sup>. Ezzel a dózissal, ezzel a hullámhosszúságú fénnel (kvarc-lámpa) 2-3 cm távolságból megvilágítva az áramkört, kb. 15...20 min szükséges az áramkör valamennyi cél-lájának törléséhez.

Törlés után a 2716-os áramkör minden bitje log 1 állapotba kerül. Beírásakor, vagyis a programozáskor a megcímzett helyekre log 0-kat viszünk be. Log 1-re változtatni egy log 0-t csak törléssel lehet. Tapasztalat szerint a közvetlenül napfénynek

# 4.2. táblázat

Jelölés	Megnevezés	Határadat (ns)					Vizsgál- ti fel- tétel
		2716	2716-1 max	2716-2	2716-5	2716-6	
$t_{ACQ}$	hozzáférési idő	450	350	390	450	450	$\overline{CE}=\overline{OE}=V_{IL}$
$t_{CE}$	a $\overline{CE}$ jel aktiv előideje	450	350	390	490	650	$\overline{OE}=V_{IL}$
$t_{OE}$	az $\overline{OE}$ jel aktiv előideje	120	120	120	160	200	$\overline{CE}=V_{IL}$
$t_{DF}$	a $\overline{CE}$ vagy $\overline{OE}$ jel inaktiválásától a kimenet HiZ álla- potáig	100	100	100	100	100	$\overline{CE}=V_{IL}$
$t_{OH}$	a kimenet "tartása" ha a cím, vagy az $\overline{OE}$ így a $\overline{CE}$ jelek bármelyike inakti- vá válik	0	0	0	0	0	$\overline{CE}=\overline{OE}=V_{IL}$

kitett, vagy neonfénnnyel megvilágított szobában szabadon hagyott áramkörök információtartalma megsérül. (Napfényen kb. 1 hét alatt, neonfényes szobában kb. 3 év alatt törlődik ki egy tipikus 2716-os áramkör.) Ezért célszerű az áramkörön lévő kvarc ablakocskát a végleges információ beírása után letakarni.

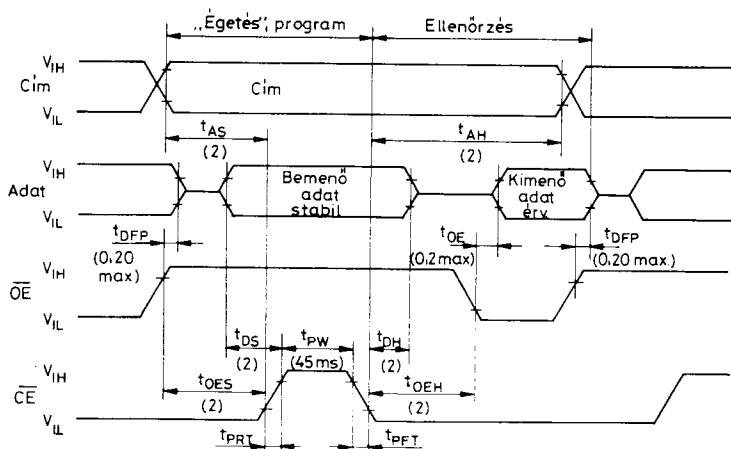
### Programozás

Az áramkör programozása általában külön hardware eszközzel, az ún. "égető" berendezéssel történik. Korábban a különféle ROM jellegű áramkörökbe az információ beírása más-más algoritmust, feszültség szinteket kívánt, ma a gyártók nagyon iparkodnak, hogy az áramkörök égetési eljárása lehetőleg egységes és egyszerű legyen.

A 2716-os áramkör akkor van programozás üzemmódban, ha a  $V_{pp} = +25\text{ V}$  és az  $\overline{OE}$  jel log 1. A címvezetésekkel kiválasztott helyre beírandó 8 bites adatot a kimenetekre kell ráadni. Mind a cím- mind az adatbitek TTL szintűek. Amikor a cím- és adatbitek már stabilak, akkor egy 50 ms hosszúságú, aktiv magas jel-szintű TTL programozó impulzust kell a  $\overline{CE}$  bemenetre adni.

A 4.20. ábrán látható, hogy célszerű a programozó impulzus lefutása után min. 2  $\mu\text{s}$  múlva ( $t_{OEH}$ ) leellenőrizni a beírást (VERIFY), amely a beállított címről való visszaolvasást és az eredeti, beírandó adattal való összehasonlítást jelenti. Programozható több 2716-os áramkör párhuzamosan, egyszerre is

- azonos adatokkal: a párhuzamosan kötött 2716-os áramkörök a közösített  $\overline{CE}$  bemeneteken megkapják az 50 ns hosszúságú TTL programozó impulzust,
- különböző adatokkal: a  $\overline{CE}$  bemenetek kivételével a párhuzamosan kötött 2716-os áramkörök valamennyi bemenete közösíthető, az  $\overline{OE}$  jelet is beleértve. Az éppen programozás alatt álló 2716-os áramkör a  $\overline{CE}$  bemenetén megkapja a TTL programozó impulzust, a többi áramkör  $\overline{CE}$  bemenete log 0 ( $V_{IL}$ ), amely inhibitálja programozását. Természetesen a programozás alatt valamennyi áramkör  $V_{pp}$  tápfeszültsége +25 V, ez mind a "Program" mind a "Program inhibit" üzemmódok alapfeltétele.



A külön nem jelölt időértékek  $\mu\text{s}$ -ok.

Programozási jellemzők:

$T_A = 25^\circ\text{C} \pm 5^\circ\text{C}$ ,  $V_{CC}^{(1)} = 5\text{V} \pm 5\%$ ,  $V_{pp}^{(1,2)} = 25\text{V} \pm 1\text{V}$

Symbol	Paraméter	Min	Typ	Max	Egységek	Vizsgálati feltételek
$I_{L1}$	Bemeneti áram			10	$\mu\text{A}$	$V_{IN} = 5,25\text{V}/0,45$
$I_{PP1}$	Tápfőnyelv $V_{pp}$			5	$\text{mA}$	$\overline{\text{CE}} = V_{IL}$
$I_{PP2}$	$V_{pp}$ tápfőnyelv felv. program alatt			30	$\text{mA}$	$\overline{\text{CE}} = V_{IH}$
$I_{CC}$	$V_{CC}$ tápfőnyelv felv.			100	$\text{mA}$	
$V_{IL}$	Alacsony jelszint a bemeneten	-0,1		0,8	V	
$V_{IH}$	Magas jelszint a bemeneten	2,0		$V_{CC}^{(1)}$	V	

$T_A = 25^\circ\text{C} \pm 5^\circ\text{C}$ ,  $V_{CC}^{(1)} = 5\text{V} \pm 5\%$ ,  $V_{pp}^{(1,2)} = 25\text{V} \pm 1\text{V}$

Symbol	Paraméter	Min	Typ	Max	Egységek	Vizsgálati feltételek
$t_{AS}$	Cím előkészítési idő	2			$\mu\text{s}$	
$t_{OES}$	Előkészítési idő	2			$\mu\text{s}$	
$t_{DS}$	Adat előkészítési idő	2			$\mu\text{s}$	
$t_{AH}$	Cím tartási idő	2			$\mu\text{s}$	
$t_{OEH}$	Tartási idő	2			$\mu\text{s}$	
$t_{DH}$	Adattartási idő	2			$\mu\text{s}$	
$t_{DFP}$	A kimenetek nagy imp.-sá válásának kés. ideje	0		200	ns	$\overline{\text{CE}} = V_{IL}$
$t_{OE}$	A kim. adat megjelenésének kés. ideje			200	ns	$\overline{\text{CE}} = V_{IL}$
$t_{PW}$	A progr. imp. szélessége	45	50	55	ms	
$t_{PRT}$	A progr. imp. felületi ideje	5			ns	
$t_{PFT}$	A progr. imp. lefutási ideje	5			ns	

4.20. ábra.

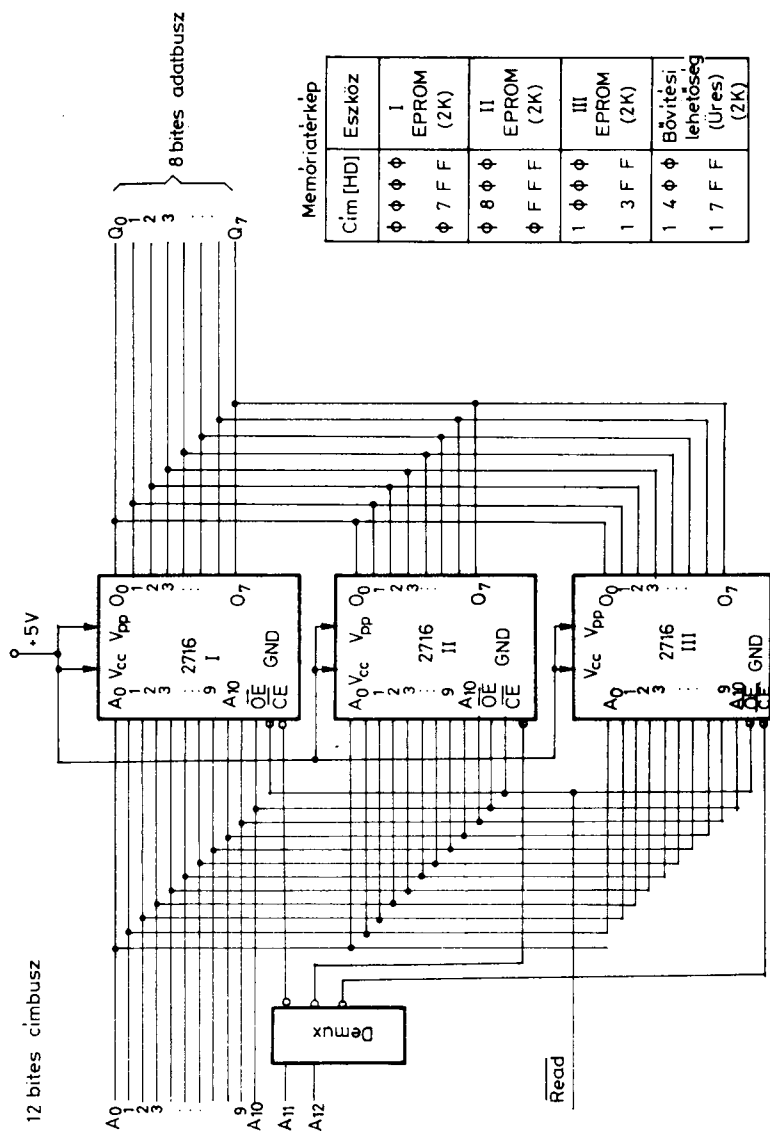
## Szervezés

A 2 kbyte kapacitásnál nagyobb memóriákat több áramkör felhasználásával szervezik. Az egyes áramköröket a dekódolt  $\overline{OE}$  jelek segítségével választják ki. A kimenetek három-állapotúak, tehát össze lehet őket kötni, vagyis ki lehet alakítani az adatbuszt. (A busz-szervezésről részletesebben lesz még szó a 4.3. fejezetben.) Az  $\overline{OE}$  kimenet-engedélyező jelet célszerű közöszíteni valamennyi áramkör számára, és az olvasást vezérlő jelhez rendelni ( $\overline{READ}$ ). Példaként egy 6 kbyte kapacitású EPROM tár kapcsolási rajza és memóriatérképe látható a 4.21. ábrán.

További ultraibolya fénnnyel törölhető EPROM áramkörök a 2732, 2764, 27128 és 27256 típusok (INTEL). Valamennyi áramkör a 2716-os áramkör strukturáján alapszik, blokkdiagramjuk megegyezik, olvasási, programozási karakterisztikáik gyakorlatilag azonosak. Átgondolt láb-kiosztásuk eredményeképpen, a család valamennyi eleme szinte közvetlenül ugyanabba a foglalatba dugható be (INTEL's JEDEC 28 standard Byte - wide memory family). Az azonos-láb kiosztás koncepciója nemcsak az EPROM-okra vonatkozik, hanem a többi 8 bites kimenettel rendelkező memória-féleségre is. A 4.22. ábrán bemutatjuk az INTEL 8 bites memória-családjának szabványosított láb kiosztásait.

A 2732-es áramkör (4k x 8 bites EPROM) a tárcapacitás megduplázásán kívül egy további, hetedik üzemmódban különbözik a 2716-os áramkörtől (4.3. táblázat), az "Intelligent Identifier", azaz intelligens felismerés, azonosítás üzemmódban.

Az  $A_9$  címbemenetre az Azonosítás üzemmódban  $V_H = +12.0 \pm 0,5$  V feszültséget kell adni, a két vezérlőbemenet ( $\overline{OE}$  és  $\overline{CE}$ ) alacsony szintű.



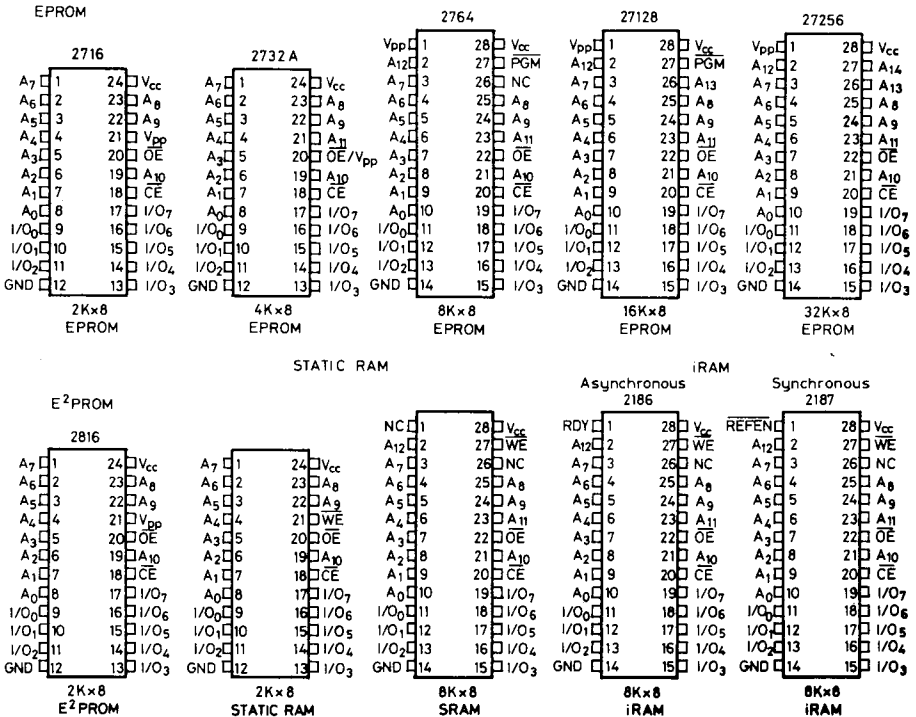
4.21. ábra.



Az INTEL 8 bites memóriáinak szabványosított lábkiosztása:

Ld. tábl.	1	28	V <sub>cc</sub>
A <sub>12</sub>	2	27	WE
A <sub>7</sub>	3	26	Ld. tábl.
A <sub>6</sub>	4	25	A <sub>8</sub>
A <sub>5</sub>	5	24	A <sub>9</sub>
A <sub>4</sub>	6	23	A <sub>11</sub>
A <sub>3</sub>	7	22	OE
A <sub>2</sub>	8	21	A <sub>10</sub>
A <sub>1</sub>	9	20	CE
A <sub>0</sub>	10	19	I/O
I/O	11	18	I/O
I/O	12	17	I/O
I/O	13	16	I/O
GND	14	15	I/O

Kivezetés	Kivezetés funkciói
1	A rendszer „nagy” feszültsége, tipikusan V <sub>pp</sub> vagy frissítés az iRAM-oknak.
26	A 24 kivezetésű eszközöknél V <sub>cc</sub> , a 128 K-s EPROM-oknál A <sub>13</sub> .



4.22. ábra.

4.3. táblázat

Tok-kivezetés Üzem mód	CE (18)	$\overline{OE}/V_{pp}$ (20)	$A_9$ (22)	$V_{cc}$ (24)	Kimenetek (9-11; 13-17)
Olvasás	$V_{IL}$	$V_{IL}$	x	+5	Adat ki ( $D_{OUT}$ )
Kimenet tiltás	$V_{IL}$	$V_{IL}$	x	+5	Hi Z
Takarékos	$V_{IH}$	x	x	+5	Hi Z
Programozás	$V_{IL}$	$V_{pp}$	x	+5	Adat be ( $D_{IN}$ )
Programozás tiltás	$V_{IH}$	$V_{pp}$	x	+5	Hi Z
Intelligens azonosítás	$V_{IL}$	$V_{IL}$	$V_H$	+5	Kód

Az Azonosítás üzemmódban lehetőség nyílik a gyártót és az eszközt azonosító kód kiolvasására. Ennek a lehetőségnek az eszközök automatizált ellenőrzésekor van jelentősége. A 2732-nél az INTEL cég írja be gyártáskor a megfelelő 2 byte-ot (4.4. táblázat).  $A_0 = V_{IL}$  esetén a gyártót,  $A_0 = V_{IH}$  esetén pedig az eszközt azonosító kódot (2732-01HD) lehet kiolvasni, ha  $A_9 = +12\text{ V}$  és  $\overline{CE} = \overline{OE} = 0\text{ V}$ .

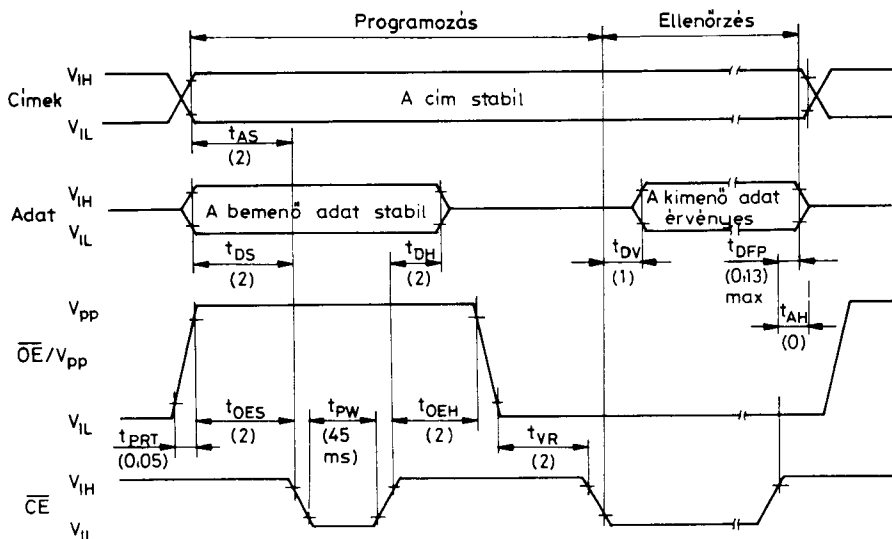
Mindkét azonosító byte páratlan paritású, az  $O_7$  bit a paritás-bit (MSB).

4.4. táblázat

Intelligens azonosító byte-ok

Lábak Azonosítók	$A_0$ (8)	$O_7$ (17)	$O_6$ (16)	$O_5$ (15)	$O_4$ (14)	$O_3$ (13)	$O_2$ (11)	$O_1$ (10)	$O_0$ (9)	Hex Data
Gyártó kódja	$V_{IL}$	1	0	0	0	1	0	0	1	89
Eszköz kód	$V_{IH}$	0	0	0	0	0	0	0	1	01

A 2732-s áramkör programozási idődiagramja a feszültség-szintek tekintetében kismértékben eltér a 2716-os áramkörétől - a  $\overline{CE}$  bemeneten fordított polaritású a TTL programozó impulzus, és az  $\overline{OE}/V_{pp}$  bemeneten kapja a  $V_{pp}$  tápfeszültséget, impulzus formájában (4.23. ábra).

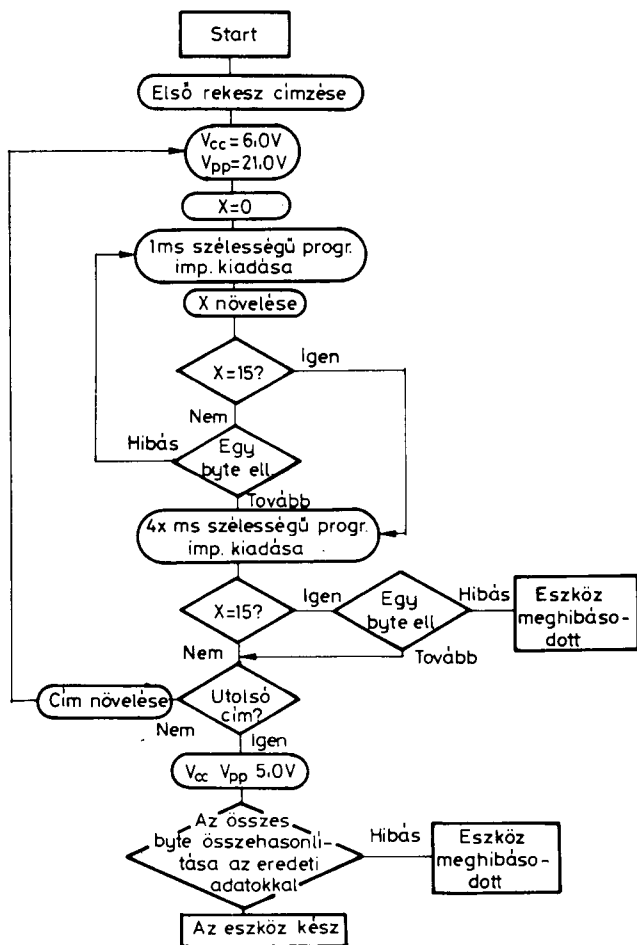


4.23. ábra.

A 2764-es (8k x 8) áramkör 200 ns (2764-2) hozzáférési idejű áramkör, amely a tárkapacitás megduplázásán kívül abban különbözik a 2732-es áramkörtől, hogy külön programozó bemenete van (PGM) és rendelkezik a szokásos programozás üzemmódon túlmenően (Standard Programming) egy nyolcadik üzemmóddal (Intelligent Programming), amelyet "gyors programozás"-ként is nevezhetünk. Ennél a gyors programozási módnál a programozó impulzus szélessége nem 50 ms - amely a 8k beégetéséhez több mint 6 min-ot venne igénybe, ellenőrzéssel együtt még sokkal többet - hanem egy algoritmus szerint változó szélességű (3,8 ms ... 63 ms). A kezdőimpulzus szélessége 1 ms. A teljes 8 kbyte beégetéséhez 1,5 min-re van szükség. Viszont a gyors programozás üzemmódban a  $V_{cc}$  tápfeszültség nem +5 V, hanem +6 V és a  $V_{pp} = +21$  V.

A 4.24. ábrán bemutatjuk a 2764-es áramkör gyors programozásának folyamatábráját, a 4.25. ábrán a gyors programozás idődiagramját, a 4.26. ábrán pedig a standard programozás idődiagramját.

A 2764-es áramkört Azonosító üzemmódban ( $A_9 = +12$  V) kiolvasva az eszközkód változik  $\emptyset 2HD$ -re a 2732  $\emptyset 1HD$ -hez képest (4.5. táblázat).



Az „intelligens programozás” folyamat-  
ábrája

4.24. ábra.

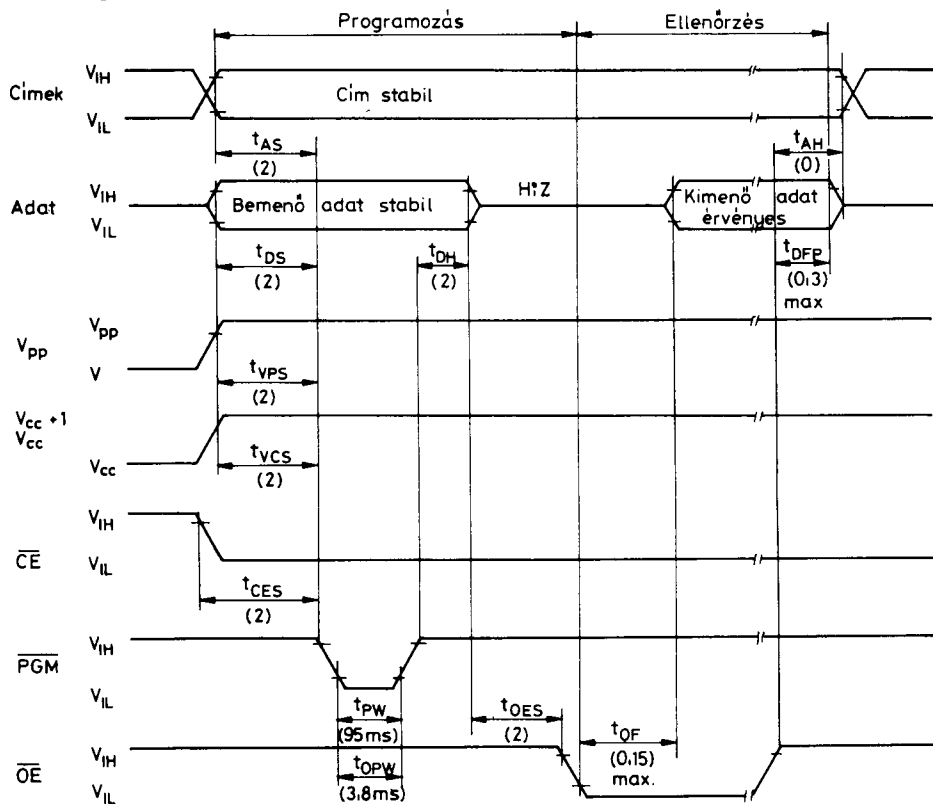
#### 4.5. táblázat

Azonosító byte-ok

Lábak Azonosítók	A <sub>0</sub> (10)	A <sub>7</sub> (19)	O <sub>6</sub> (18)	O <sub>5</sub> (17)	O <sub>4</sub> (16)	O <sub>3</sub> (15)	O <sub>2</sub> (13)	O <sub>1</sub> (12)	O <sub>0</sub> (11)	Hex Data
Gyártó kódja	V <sub>IL</sub>	1	0	0	0	1	0	0	1	89
Eszköz kód	V <sub>IH</sub>	0	0	0	0	0	0	1	0	02

# „Intelligens programozás”

## Idődiagramok, jelalakok



A külön nem jelölt időértékek  $\mu s$ -ok.

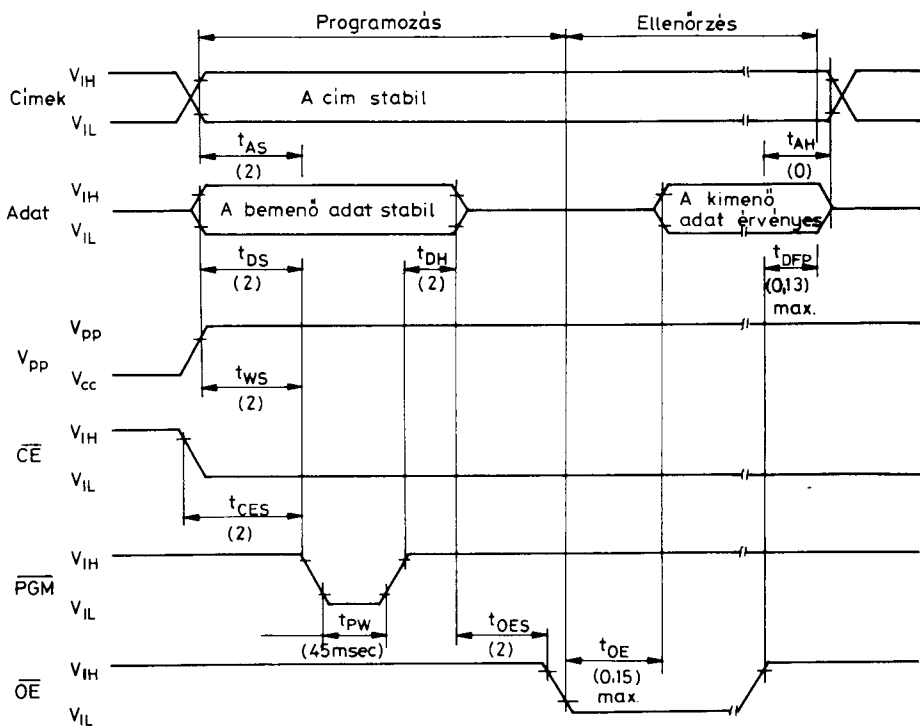
4.25. ábra.

## 4.6. táblázat

### Azonosító byte-ok

Lábak Azonosítók	A <sub>0</sub> (10)	O <sub>7</sub> (19)	O <sub>6</sub> (18)	O <sub>5</sub> (17)	O <sub>4</sub> (16)	O <sub>3</sub> (15)	O <sub>2</sub> (13)	O <sub>1</sub> (12)	O <sub>0</sub> (11)	Hex Data
Gyártó kódja	$V_{IL}$	1	0	0	0	1	0	0	1	89
Eszköz kód	$V_{IH}$	1	0	0	0	0	0	1	1	83

Normál programozás idődiagramja:



A külön nem jelölt értékek  $\mu s.-ok$

4.26. ábra.

A 27128-as áramkör (16k x 8) a tárkapacitás megduplázásán kívül mindenben megegyezik a 2764-es áramkörrel, üzemmódjaiban, lábkiosztásban, a gyorsprogramozás algoritmusában. Azonosító üzemmódban a két azonosító byte a 4.6. táblázat szerinti.

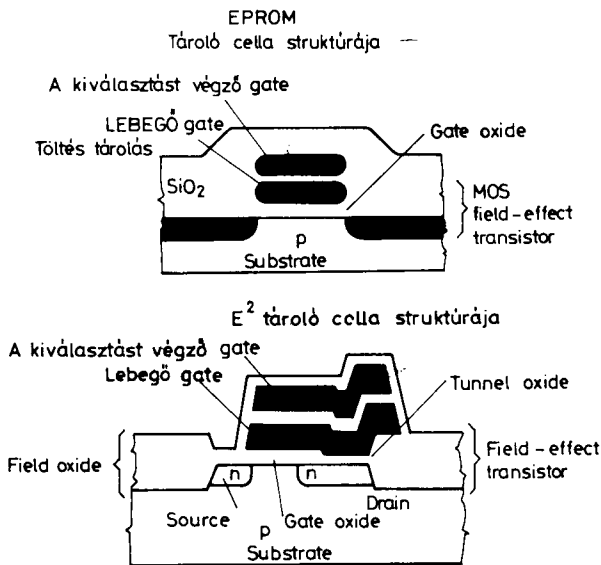
A 27256-os áramkör (32k x 8) hozzáférési ideje 250 ns, már a két beírási, programozási üzemmód közül csak a gyors programozási lehetőséggel rendelkezik. Pinkompatibilis a 2764 és 27128 áramkörökkel, de nincs  $\overline{PGM}$  bemenete, csak az  $\overline{OE}$  és  $\overline{CE}$  két vezérlőbemenet.

Ez a nagy kapacitású eszköz elterjedésekor igen megemeli a SW hatékonyságát, hiszen lehetőséget teremt rezidens programok, jó operációs rendszerek egyszerű használatára. Kisebb rendszerekben feleslegessé teszi a diszk-perifériát.

## E<sup>2</sup>PROM - elektromosan törölhető PROM

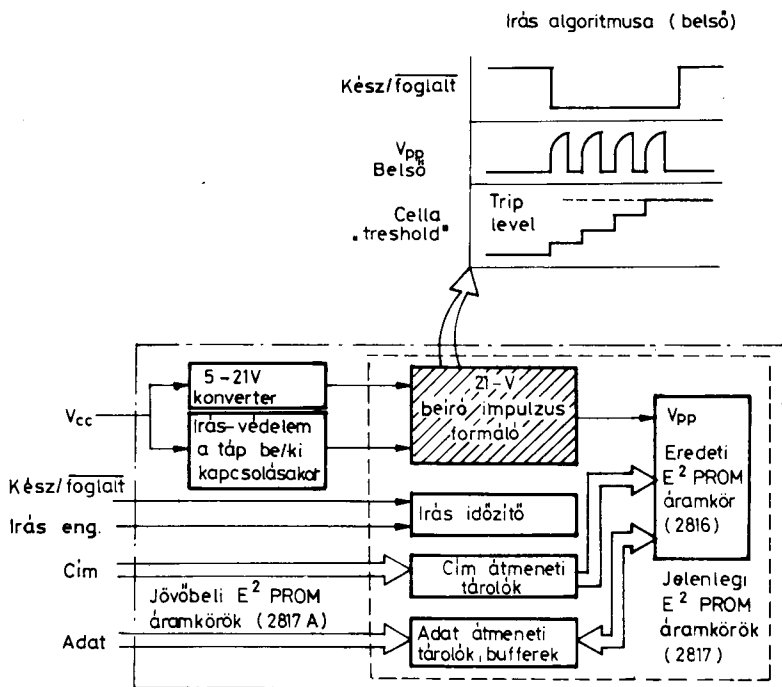
Az E<sup>2</sup>PROM (Electrically Erasable PROM) a mai memória-típusok közül a legfejlettebb és várhatóan a jövő memóriája lesz. A gyártók fejlesztési célkitűzése az volt, hogy

- egyrészt a processzor az E<sup>2</sup>PROM áramkört egyszerű írható/olvasható (RAM) memóriaként kezelhesse, vagyis sem a beíráshoz, sem a törléshez ne legyen szükség kiegészítő eszközre, külön tápfeszültségre, időzítő áramkörökre, stb.
- másrészt az E<sup>2</sup>PROM tartsa meg a ROM elemek jó tulajdonságát: a beírt információt sem a tápfeszültség kikapcsolásakor, sem az idő múlásával ne felejtse el.



Az E<sup>2</sup>PROM áramkört az ultraibolya fénnel törölhető EPROM gyártási technológiájának továbbfejlesztésével állították elő. Abban különbözik az EPROM cella-struktúrájától - mint ez a 4.27. ábrán látható - hogy a MOSFET tranzisztor lebegő gate-je és drain-je közé egy vékony oxid réteg kerül (tunnel-oxide).

Ha ez a vékony oxid-réteg 21 V feszültséget kap, töltésáramlás indul meg a drain-ről a lebegő gate-re (beírás). Ha a 21 V-os feszültség polaritását megfordítják, a lebegő gate töltése a drain-re vezetődik le, vagyis a cella törlődik. Mind a beírásnál, mind a törlésnél valamennyi vezérlő-, cím-, és adat-jel TTL szinteket igényel, egyedül a  $V_{pp}$  kivezetésre kell egy 10 ms hosszúságú és 21 V amplitudójú impulzust adni. Törölni lehet akár byte-onként (minden byte törlése 10 ms-ot vesz igénybe), akár az egész tármátrixot, amely szintén 10 ms időtartamu. A beírás természetesen byte-onként (címenként) történik, időigénye 10 ms. Beírni csak törlés után lehet, így a címenkénti automatikus törlés/írás 20 ms-ot vesz igénybe. Ez az idő mikroprocesszorral való közvetlen kapcsolat esetén meglehetősen hosszú és fölösleges várakozásra kényszeríti a mikroprocesszort, ezért az első  $E^2$ PROM áramkörök (2815, 2816) után



4.28. ábra.





a cím- és adat-latcheket és az egyéb időzítő és kiegészítő áramköröket összeintegrálták az E<sup>2</sup>PROM áramkörrel (2817). A 2817 áramkör íráskor kb. 3 ms-onként megméri a cellák lebegő gate-jein a felhalmozódott töltéseket, s amikor elegendő töltést érzékel, véget vet az írási folyamatnak. A jelenleg fejlesztés alatt álló 2817 A áramkör már tartalmazni fogja az 5 V - 21 V DC konvertert, és egy írás-védelmet a tápfeszültség ki/bekapcsolásakor megjelenő zavaró impulzusok ellen (4.28. ábra). Az INTEL cég 10000 törlés/írás ciklust garantál memória céljánként. A 4.29. ábrán bemutatjuk a 2815 áramkör (2k x 8) blokkdiagramját és bekötési rajzát, a 4.30. ábrán pedig a 2817 áramkör blokkdiagramját és bekötési rajzát.

#### 4.2.2. Írható/olvasható memóriák (RAM)

Az írható/olvasható memóriák angol rövidítésű elnevezése (RAM - Random Acces Memories - közvetlen hozzáférésű memóriák) csak a cím szerinti elérés módjára utal, de ma már ehhez az elnevezéshez az a fogalom is társul, hogy az információnak a memóriába való eltárolása (írás) és elővétele a tárolási helyről (olvasás) - függetlenül a tárolási hely címétől - közel azonos időt vesz igénybe.

A RAM-ok jellegzetesen felejtő memóriák, vagyis információtartalmukat a tápfeszültség kikapcsolásakor elvesztik.

Alapvetően kétféle RAM típust különböztetünk meg:

- statikus RAM (tároló eleme: flip-flop),
- dinamikus RAM (tároló eleme: kondenzátor).

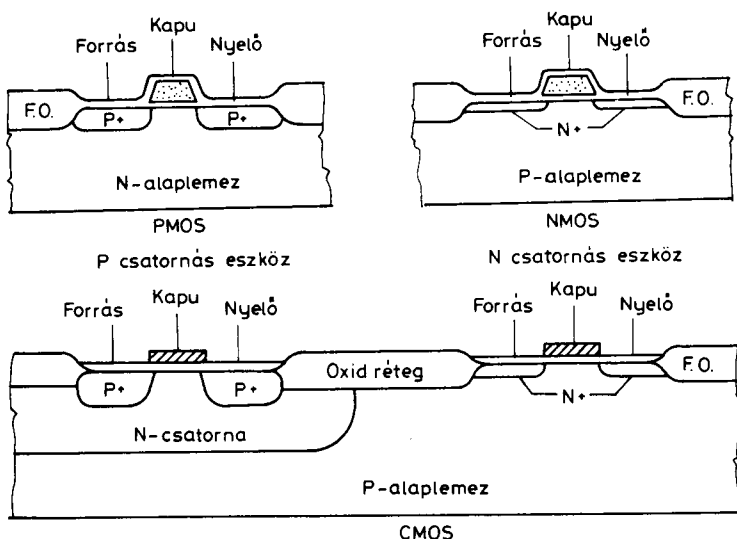
Mindkét típus komoly előnyökkel rendelkezik:

- a statikus RAM előnyei: gyors, nem igényel frissítést, egyszerű tervezni és megépíteni a memóriát;
- a dinamikus RAM előnyei: olcsó, kis teljesítmény- és helyigény.

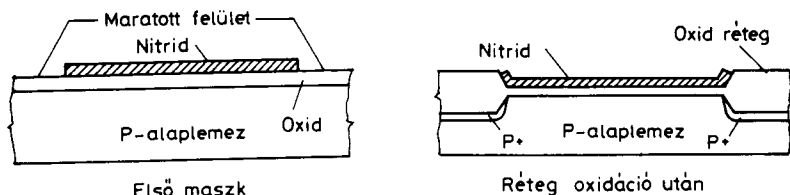
A dinamikus RAM (DRAM) egyik legnagyobb hátrányát, hogy a kis tárolókapacitás gyors kisülése miatt periódikus frissítést igényel, kétféleképpen próbálják a gyártók kiküszöbölni:

- viszonylag kis kapacitású memóriáknál összeintegrálják a DRAM-ot a frissítést végző áramkörökkel: iRAM (integrated RAM). Ily módon a felhasználó egy kvázistatikus RAM-ot kap kézhez, a tervezés, a megvalósítás és a kezelés szempontjából nincs különbség a statikus RAM-hoz viszonyítva. Az iRAM-ok tipikus alkalmazási területe, mérete nagysága:  $8 \text{ kbyte} < \text{iRAM} < 64 \text{ kbyte}$  ( $A < 8 \text{ kbyte}$  méretű tárhelyeket statikus RAM-ból érdemes kialakítani.);
- azoknál a nagy kapacitású memóriáknál ( $64 \text{ kbyte}$ ), amelyeket már statikus RAM-okból nem célszerű megépíteni a nagy teljesítmény- és helyigény miatt, a frissítési procedurák legnagyobb része lebonyolítható az erre a célra kifejlesztett LSI dinamikus memória vezérlőkkel.

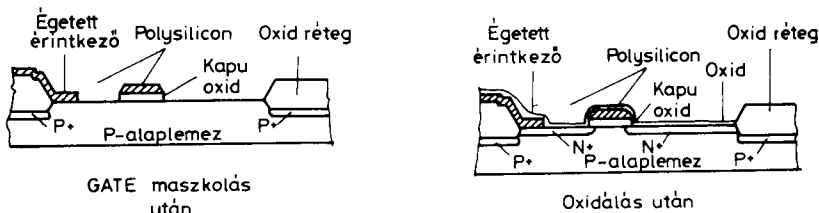
Mielőtt az egyes memóriatípusok részletes tárgyalásába belefognánk, a 4.31., 4.32., 4.33., 4.34. és 4.35. ábrákon végigkövethetők a MOS technológiával előállított tranzisztor gyártási lépései. A nagy elemsűrűségű DRAM az EPROM és  $E^2\text{PROM}$  elemi cellájának előállításához hasonlóan "double poly" struktúrájú (egy második poliszilikon réteget is kap), csak a lebegő gate helyett egy kapacitást integrálnak le (lásd a 4.27. ábrát).



4.31. ábra.

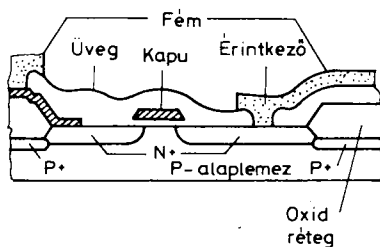


4.32. ábra.



4.33. ábra.

4.34. ábra.



Kész áramkör (ellenállások nélkül)

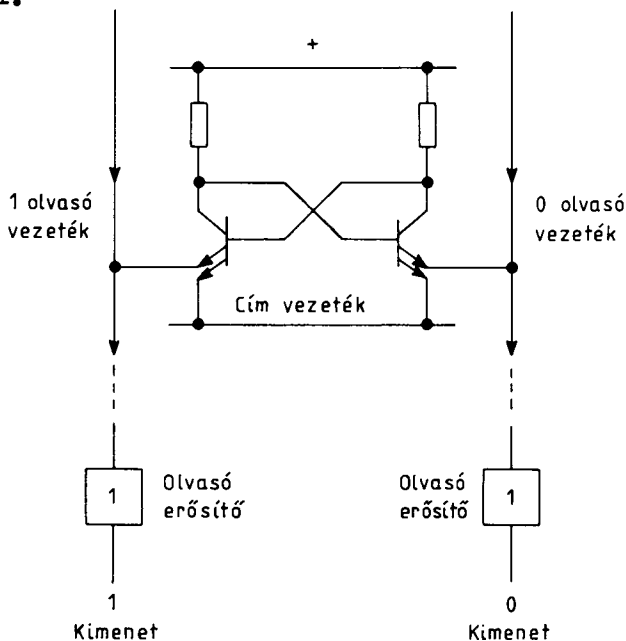
4.35. ábra.

### Statikus RAM

Statikus RAM-okat nem csak HMOS, hanem bipoláris technológiával is előállítanak. A 4.36. ábrán látható a bipoláris RAM elemi cellája, a 4.37. ábrán a HMOS cella kapcsolási rajza.

A bipoláris RAM cella felépítése hasonló a tranzisztoros RS tárolóéhoz, de a vezérlést az emitterek kapják. Egyszerre itt is csak az egyik tranzisztor vezethet, mert a vezető tranzisztor 0 V körüli kollektor feszültsége lezárva tartja a másikat. A cím vezeték (vezetékek) alaphelyzetben földpotenciálán vannak és a flip-flop tárolja a beírt bit-értékeket. Amikor a tároló tartalmát ki akarjuk olvasni, "megcímezzük" ezt a cellát

olyan módon, hogy a cím-vezetést pozitív feszültségre kapcsoljuk. Az éppen vezető tranzisztor emitter árama ilyenkor a megfelelő olvasó vezetékbe folyik. (Az olvasó vezetékek közösek mindegyik tárolóhoz.) A tároló állapotától függően vagy az "1"-es olvasó vezetéken, vagy a "0"-ás olvasó vezetéken folyik áram. Ezt az áramot a megfelelő olvasó erősítő érzékeli és felerősíti.

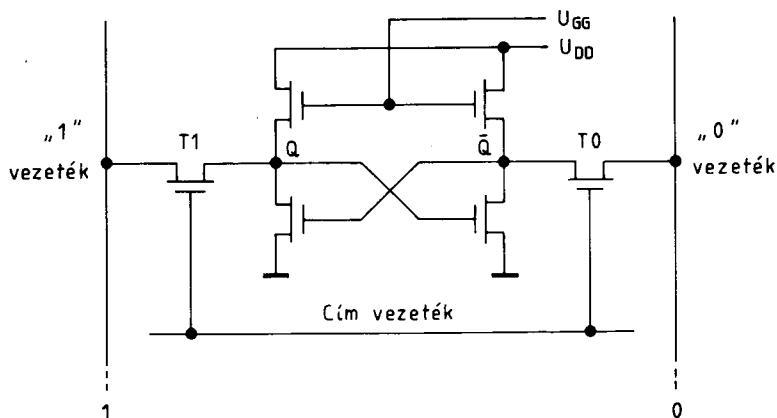


4.36. ábra.

A beírás szintén a kiválasztott cella címvezetékének pozitív feszültségre vitelével történik, miközben vagy az 1-es (ha 1-et akarunk beírni és tárolni), vagy a 0-ás olvasó vezetéket 0 V-ra visszük, s ezzel a megfelelő tranzisztor vezetővé válik (az emitter földpotenciálra kerül). A beírás befejeztével a címvezeték alaphelyzetű, azaz 0 V lesz, s így a cella tárolja a beírt értéket.

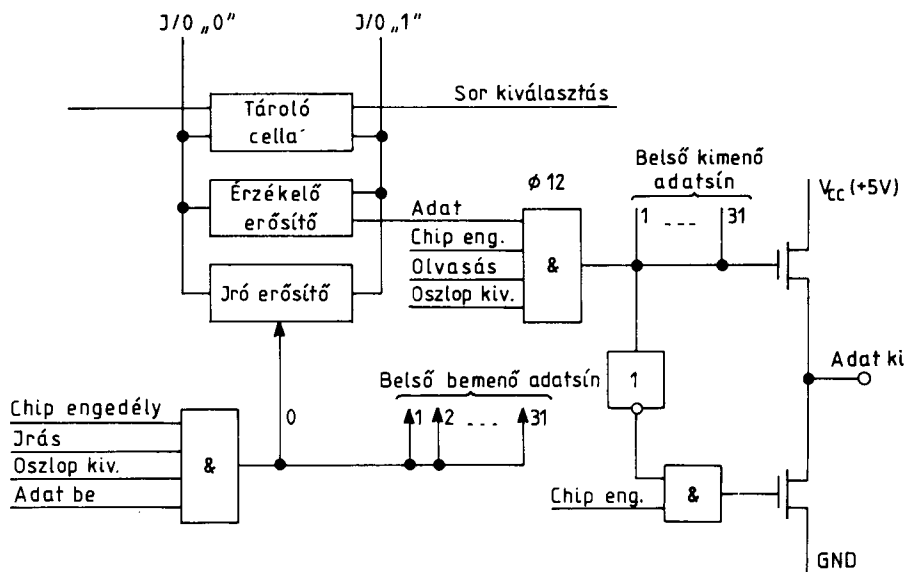
A MOS tár elemi cellájának (4.37. ábra) RS flip-flopja alaphelyzetben tárolja az előzőleg beírt értéket. Ha a cella tartalmát ki akarjuk olvasni, akkor a címvezetékre log 1 szintet adunk, így  $T_1$  és  $T_0$  vezetővé válik és a flip-flop Q, ill.  $\bar{Q}$  kimenetét összeköti a közös "1", ill. "0" bit vagy másnéven

"oszlop" vezetékkel. Az oszlopvezeték végén lévő olvasó-erősítő kimenetén megjelenik a kiválasztott cella tartalma. Beíráskor ugyanúgy a kiválasztott cella címvezetékére adott log 1-gyel vezetővé tesszük  $T_1$ -et és  $T_0$ -át és a közös oszlopvezetékerekre adott jelpárossal a kívánt állapotba billentjük ezt a kiválasztott tárolót.



4.37. ábra.

A 4.38. ábrán látható az INTEL MOSRAM család belső adatutjainak vázlatos rajza, amely kapcsolódik az előbb elmondottakhoz.



Belső adatút az Intel statikus MOS RAM családnál

4.38. ábra.

Röviden bemutatjuk az egyik leggyakrabban alkalmazott típust, a 2114 A áramkört, amely 1024 x 4 bit szervezésű. Egyetlen + 5 V-os tápfeszültséget igényel, valamennyi bemenete és kimenete TTL kompatibilis.

A 4.7. táblázatban láthatjuk a különböző, típuson belüli változatok hozzáférési időadatait.

4.7. táblázat

	2114AL-1	2114AL-2	2114AL-3	2114AL-4	2114A-4	2114A-5
Max. hozzáférési idő (ns)	100	120	150	200	200	250
Max. áram (mA)	40	40	40	40	70	70

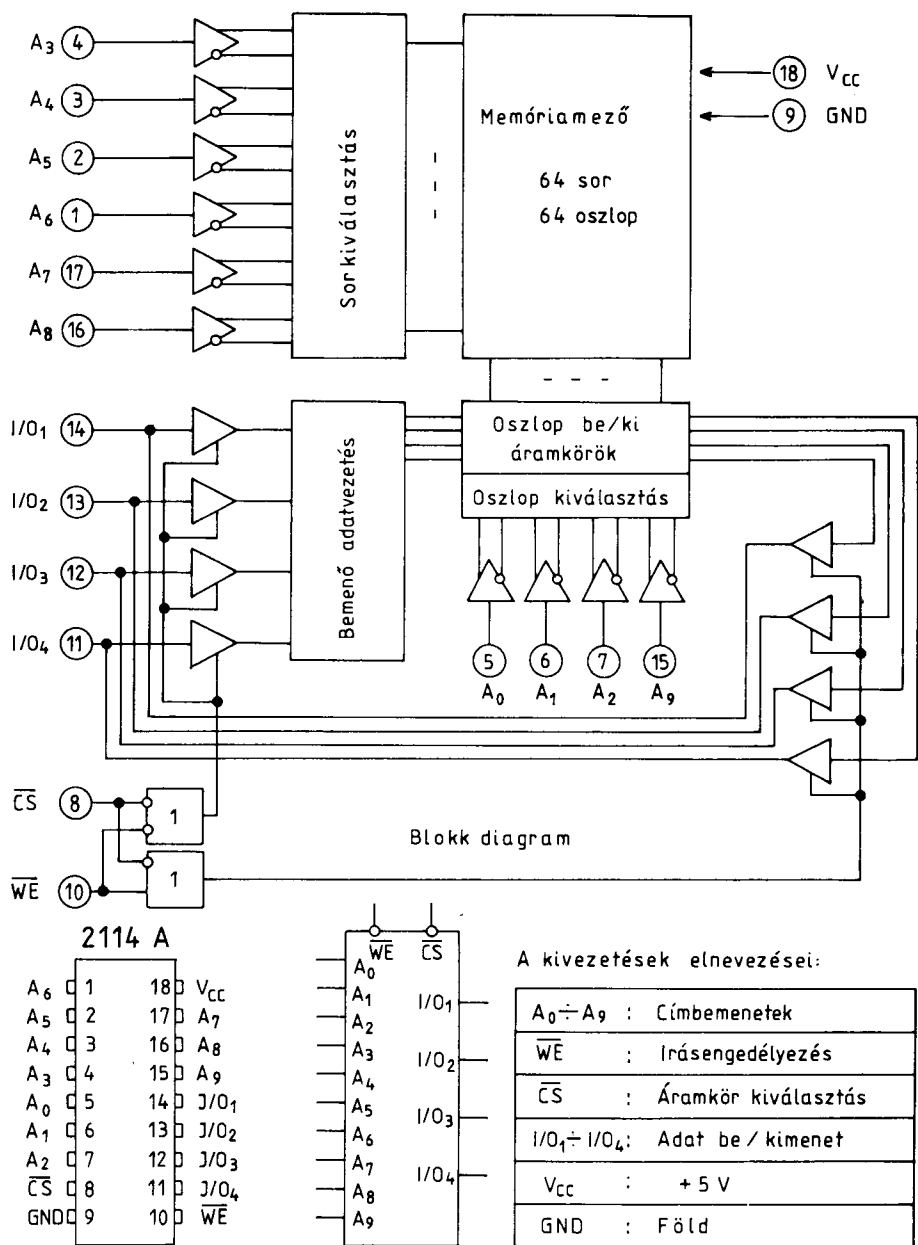
A 4.39. ábrán bemutatjuk a 2114 áramkör belső felépítésének blokkdiagramját, kivezetéseinek elnevezését és a tok bekötési rajzát. Az adat be- és kimenetek kivezetésével közösjtve vannak (I/O), amely a kimenetek "tri-state"-be vezérelhetősége miatt lehetséges.

A 4.40. ábrán az olvasási és az írási idődiagramokat, a 4.8. és 4.9. táblázatokban pedig a hozzájuk tartozó időadatokat adtuk meg.

Nagysebességű statikus RAM-típus a 2147 H áramkör, amely 4096 x 1 bit szervezésű. Amennyiben nincs kiválasztva az áramkör, automatikusan takarékos üzemmódra áll át (standby). HMOSII technológiával készült, külön adat be- és kimenettel rendelkezik. A 4.41. ábrán bemutatjuk a 2147H áramkör blokkdiagramját, tok bekötését és a vezérlés igazságtáblázatát.

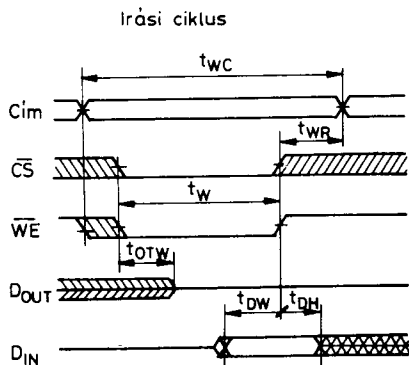
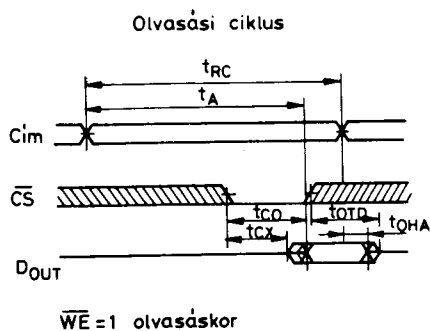
A 4.10. táblázat a 2147H áramkör típusváltozatainak hozzáférési idejeit és áramfelvételeit mutatja (aktív és takarékos üzemmódban).

A 4.42. ábrán vázlatosan bemutatjuk, hogyan lehet a memória-elemekből a kívánt bit- és szó-számu táratat szervezni.



4.39. ábra.



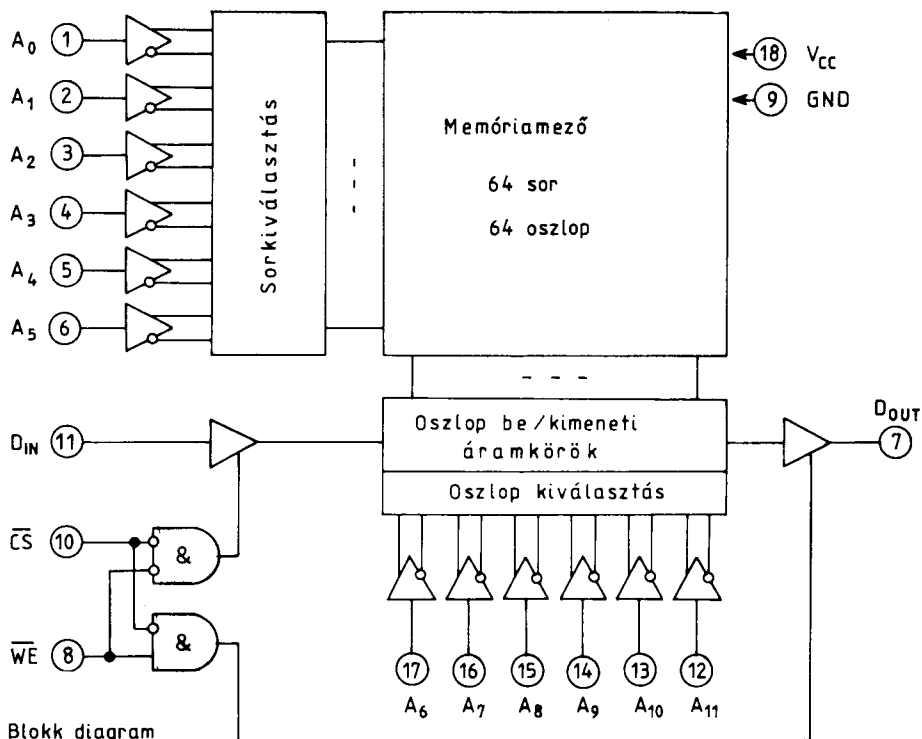


4.40. ábra.

4.8. táblázat

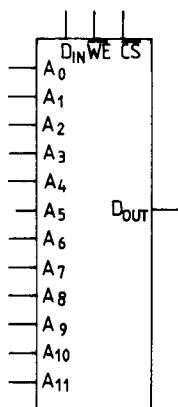
Olvasási ciklus

Jelölés	Paraméter	2114A1-1		2114A1-2		2114A1-3		2114A-4/ L-4		2114A-5		Egység
		min	max	min	max	min	max	min	max	min	max	
$t_{RC}$	olvasási ciklus idő	100		120		150		200		250		ns
$t_A$	hozzáférési idő	100		120		150		200		250		ns
$t_{CO}$	kimenet érvényességi idő	70		70		70		70		85		ns
$t_{CX}$	kimenet aktiv	10		10		10		10		10		ns
$t_{OTD}$	kimenet HiZ-évé válásának ideje	30		35		40		50		60		ns
$t_{OHA}$	kimenet tartása a cím megszűnéséhez viszonyítva	15		15		15		15		15		ns



A <sub>0</sub>	1	18	V <sub>CC</sub>
A <sub>1</sub>	2	17	A <sub>6</sub>
A <sub>2</sub>	3	16	A <sub>7</sub>
A <sub>3</sub>	4	15	A <sub>8</sub>
A <sub>4</sub>	5	14	A <sub>9</sub>
A <sub>5</sub>	6	13	A <sub>10</sub>
D <sub>OUT</sub>	7	12	A <sub>11</sub>
WE	8	11	D <sub>IN</sub>
GND	9	10	CS

Tok lábkiosztás

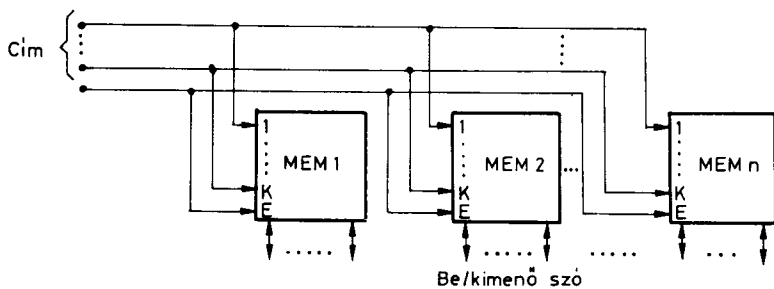


Jgagságtábla				
CS	WE	Mód	Kimenet	Táp
H	X	Nincs kiv.	Magas Z	Takarék.
L	L	Írás	Magas Z	Aktív
L	H	Olvasás	D <sub>OUT</sub>	Aktív

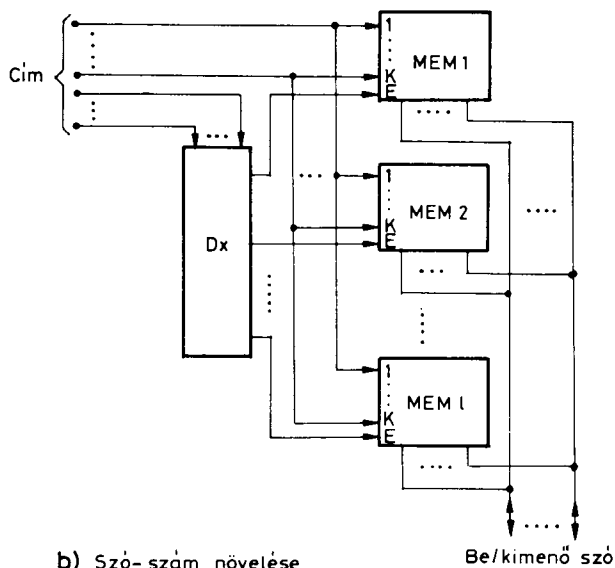
A kivezetések elnevezései:

A ÷ A	: Címbevitel
WE	: Írás engedélyezés
CS	: Áramkör kiválasztás
D <sub>IN</sub>	: Adat bemenet
D <sub>OUT</sub>	: Adat kimenet
V <sub>CC</sub>	: +5 V
GND	: Föld

4.41. ábra.



a) Bit-szám (szóhosszúság) növelése



b) Szó-szám növelése

4.42. ábra.

4.9. táblázat

Írési ciklus								
Jelölés	Paraméter	2114AL-1		2114AL-2		2114AL-3		Egy-ség
		min	max	min	max	min	max	
$t_{WC}$	írási ciklus idő	100		120		150		ns
$t_W$	írási idő	75		75		90		ns
$t_{WR}$	írás "elengedési" idő	0		0		0		ns

#### 4.9. táblázat folytatása

Egység	Paraméter	2114AL-1		2114AL-2		2114AL-3		2114A-4/ L-4		2114A-5		Jelölés
		min	max	min	max	min	max	min	max	min	max	
$t_{OTW}$	a kimenet HiZ-be váltásának ideje		30		35		40		50		60	ns
$t_{DW}$	adat beírási idő	70		70		90		120		135		ns
$t_{DH}$	adat tartási idő	0		0		0		0		0		ns

#### 4.10. táblázat

	2147H-1	2147H-2	2147H-3	2147H	2147HL
Hozzáférési idő(ns)	35	45	55	70	70
Aktiv áram (mA)	180	180	180	160	140
Takarékos áram (mA)	30	30	30	20	10

#### Dinamikus RAM

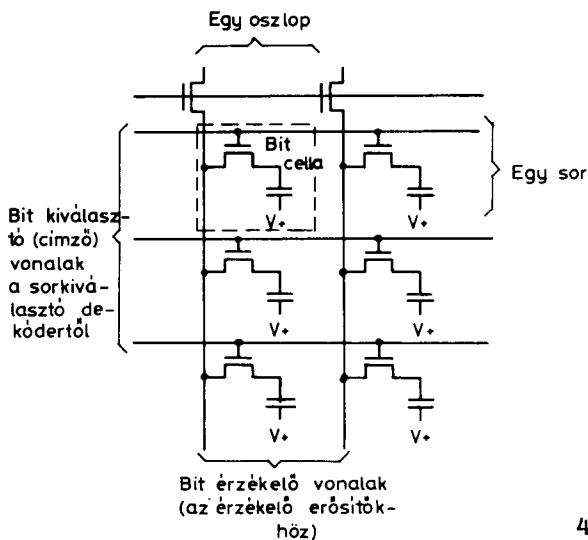
A 4.43. ábrán láthatók a dinamikus RAM elemi cellái és mátrix szervezése.

A DRAM mátrix minden egyes bitje külön címezhető, amely a mátrix sorainak (ROWS) és oszlopainak (COLUMNS) megadásával történik, lásd a 4.44. és a 4.45. ábrát. A 4.45. ábra 1 bit címzésének idődiagramját mutatja, ahol a DRAM áramkör a  $\overline{RAS}$  jel (Row Address Strobe) lefutó élénél tárolja el a megcímezni kívánt bit sorának a címét, a  $\overline{CAS}$  jel lefutó élénél pedig az oszlop címét.

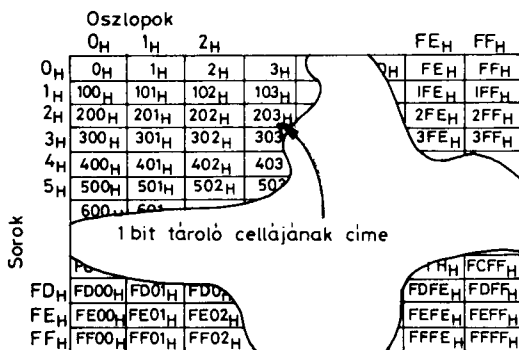
A 4.46. ábra a DRAM írási ciklusának két idődiagramját mutatja. Adat csak akkor írható be, ha a  $\overline{WE}$  jel (Write Enable = írás engedélyezés) aktiv. Az adatbemenetre ( $D_{IN}$ ) adott információ egy latchbe íródik a  $\overline{WE}$  lefutó élére, vagy a  $\overline{CAS}$  lefutó élére.

A 4.47. ábrán a DRAM olvasási idődiagramját látjuk, amelyből az adathoz való hozzáférés idejére is lehet információt kapni.

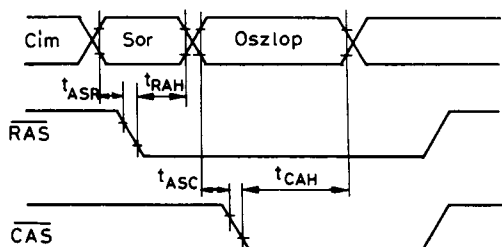
A 4.43. ábrán látható volt, hogy minden oszlop saját olvasó-erősítővel rendelkezik. Így a legegyszerűbb frissítési eljárás, ha 2 ms-onként a sorokat végigcimezzük. Ezt a frissítési ciklust hívják "RAS-only refresh"-nek. Mindkét áramkörnél ennek a ciklusnak 128-szor kell lezajlania. Ezt a frissítési eljárást használják az LSI dinamikus RAM vezérlők is (8202 és 8203).



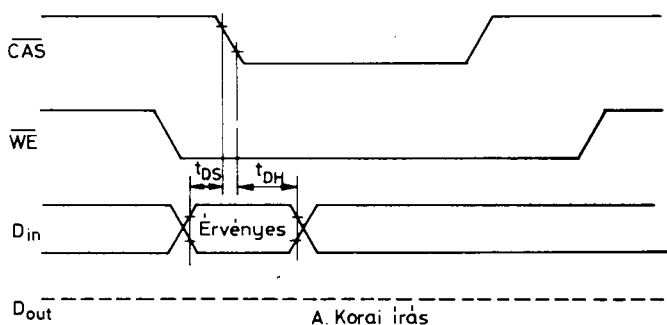
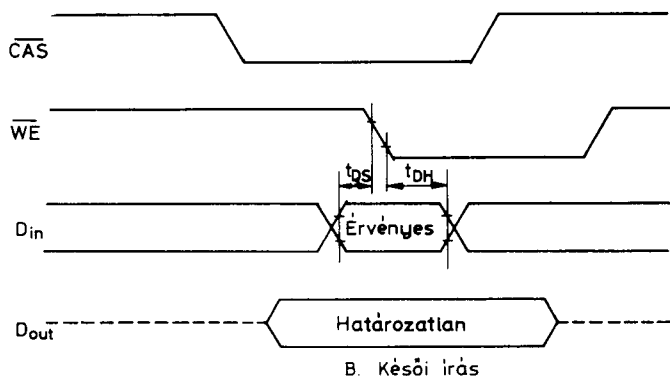
4.43. ábra.



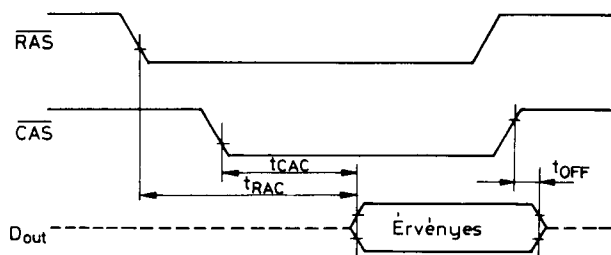
4.44. ábra.



4.45. ábra.

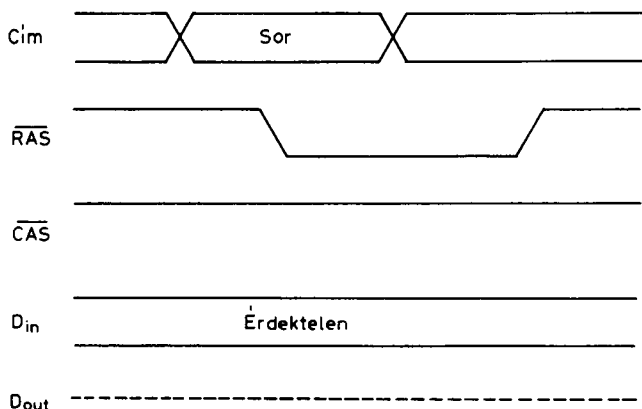


4.46. ábra.

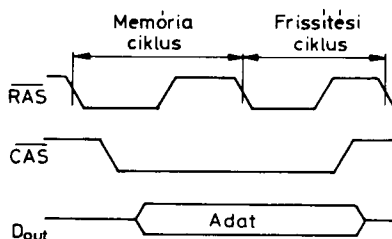


4.47. ábra.

Valamennyi írási vagy olvasási ciklus az adott címen egyben a bit felfrissítését is jelenti. A harmadik frissítési eljárást "hidden", azaz rejtett frissítésnek nevezi, mert akkor megy végbe, amikor a kimeneteken érvényes adat van. Tehát a frissítési ciklus az adat-ciklusok között nem észrevehető, vagyis rejtve marad (4.49. ábra).



4.48. ábra.



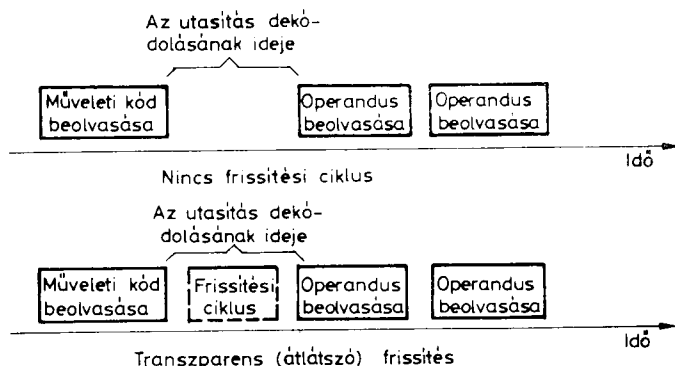
4.49. ábra.

Függetlenül az elemi frissítési eljárásoktól, háromféle frissítési metódust lehet megkülönböztetni:

- "burst refresh" (a frissítések egy csomóban), azaz az utolsó frissítés után 2 ms múlva "végigfrissíti" mind a 128 sort, ami kb.  $40\mu s$ -ot vesz igénybe,
- "distributed refresh" (elosztott frissítés): minden  $15\mu s$ -ban egy sor frissítése megtörténik,
- "transparent (synchronous refresh)" szinkron frissítés: több mikroprocesszor elég sok időt eltölt az utasítások műveleti kódjainak dekódolásával. Ez az idő kihasználható frissítésre (4.50. ábra).

Már az eddigiekből is látható, hogy nem egy egyszerű dolog megszervezni egy dinamikus RAM valamennyi bitjének megfelelő frissítését úgy, hogy ne vesszen el tárolt információ és a lehető legkevesebb fennakadást okozza a memória üzemszerű működésében. Nyilvánvaló, hogy egyidejűleg nem zajolhat le egy

írási- vagy olvasási- és egy frissítési ciklus. Ezért egy külső egységnek azt időzitenie és szerveznie kell, hogy mikor következzen be frissítési ciklus ("Arbitration"). Ezt a feladatot elvégezheti a mikroprocesszor vagy egy DRAM vezérlő. A DRAM vezérlőt meg lehet építeni diszkrét elemekből, de ez meg lehetően bonyolult áramkört jelent. Ma már bevált LSI DRAM vezérlők beszerezhetők (8202, 8203, 8206), amelyekhez kevés interface áramkör szükséges a mikroprocesszoros környezetbe való beillesztéshez.



4.50. ábra.

A 4.51. ábrán bemutatjuk az INTEL 2164 A áramkör (64k x 1) blokkdiagramját és tok bekötését.

A 4.52. ábrán egy DRAM vezérlő leegyszerűsített blokkdiagramját mutatjuk be.

A 4.53. ábrán a 8202 LSI DRAM-vezérlő leegyszerűsített blokkdiagramját, a 4.54. és a 4.55. ábrán az egyszerűsített idődiagramjait mutatjuk be.

#### Kvázistatikus RAM (iRAM)

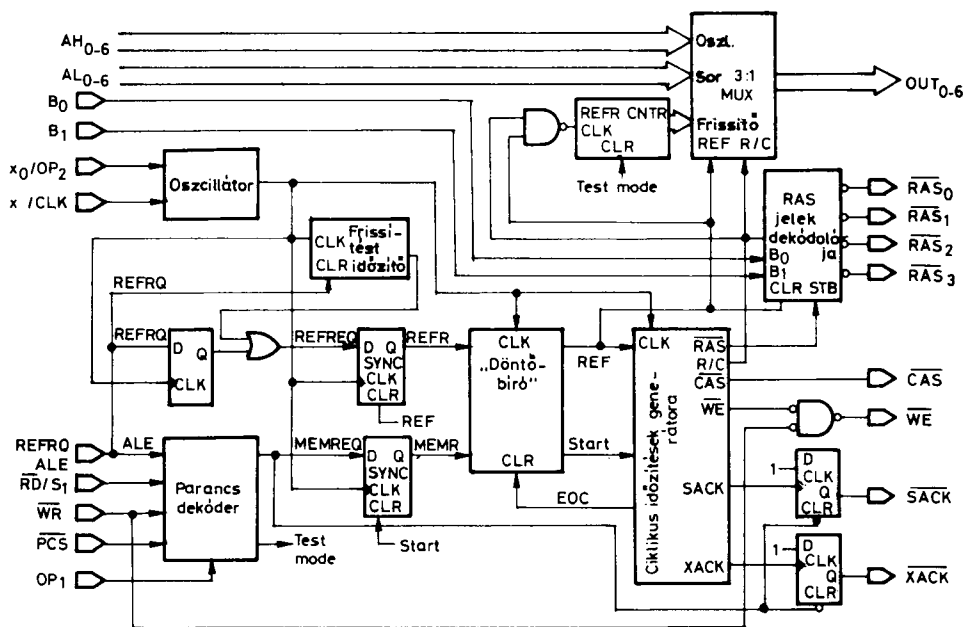
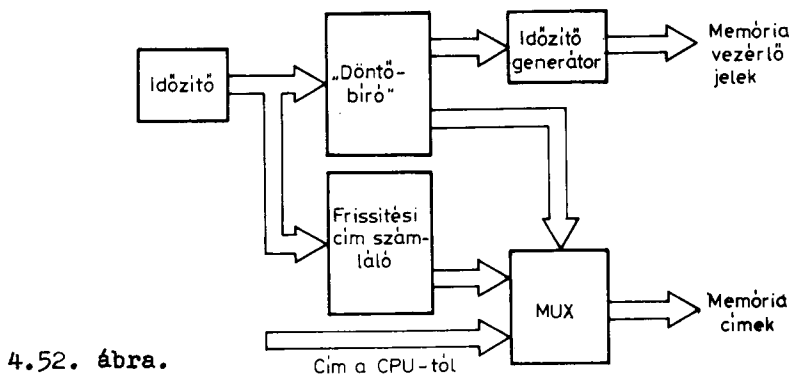
A 8...64 kbyte nagyságrendű memóriák számára rendkívül előnyösen alkalmazható ez az "integrated RAM" elnevezésű áramkör. Az áramkör a statikus RAM összes előnyével rendelkezik, holott a memória-mező DRAM.

A 4.56. ábrán látható a 2186/87 típusu 8k x 8 bites iRAM áramkör blokk-diagramja, a 4.57. ábrán a tok bekötési rajza.

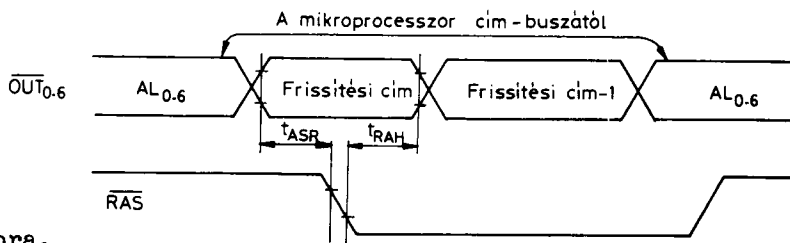
A 4.58. ábrán az olvasási ciklus, a 4.59. ábrán az írási ciklus idődiagramja látható.

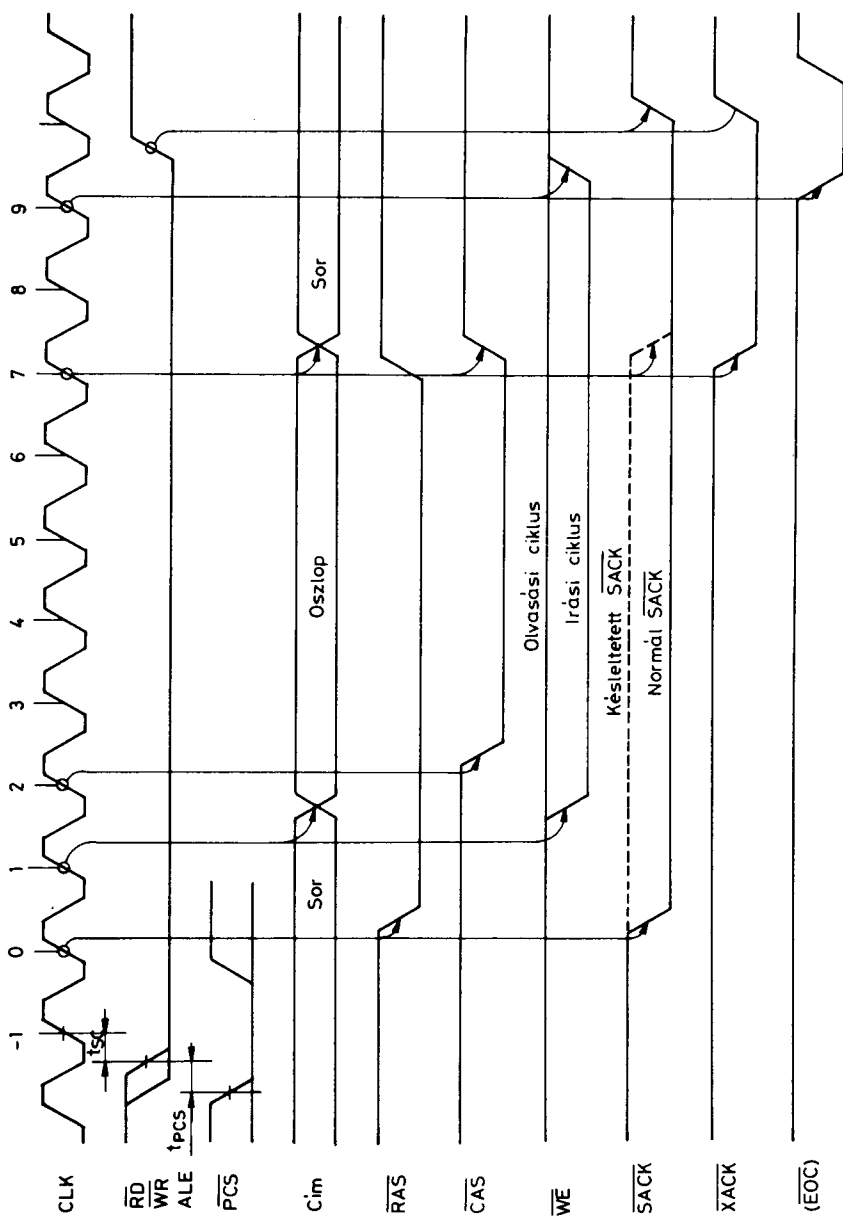


4.51. ábra.

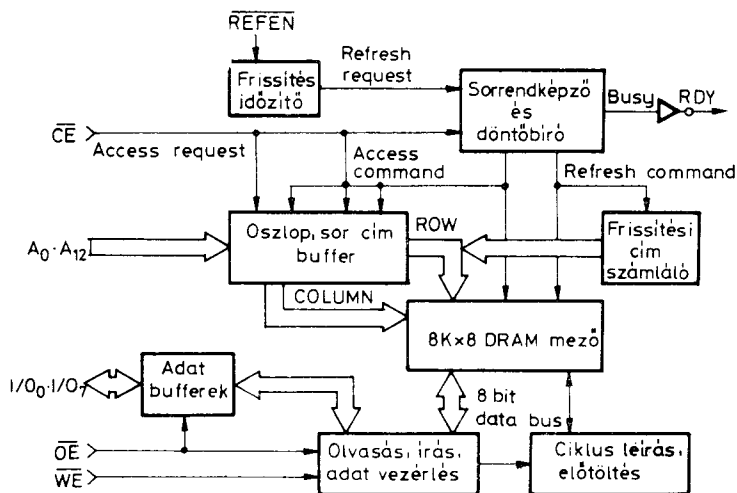


8202A Frissítési ciklus

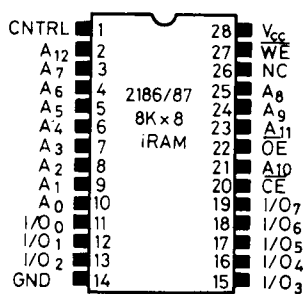




4.55. ábra.



4.56. ábra.



4.57. ábra.