

XILINX PLD-k

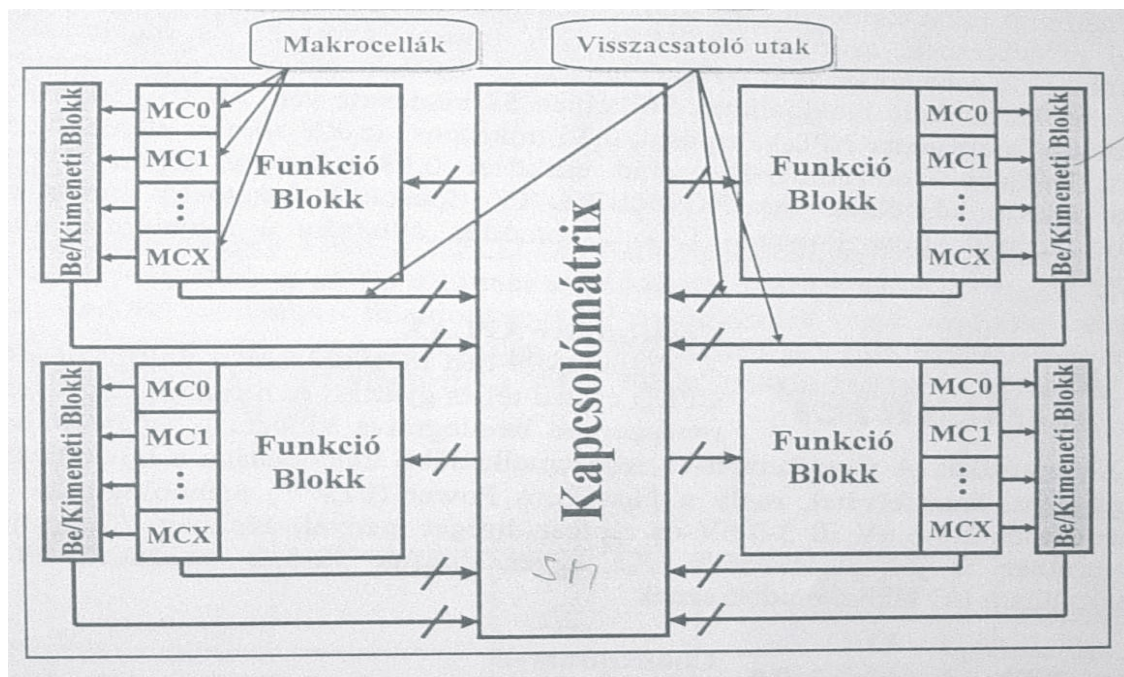
XILINX PLD 1, **CPLD** (FLASH alapú)
 2, **FPGA** (SRAM alapu)

Alkalmazásuk: - alacsony fejlesztési költség
- alacsony gyártási költség
- nagy megbízhatóság

XILINX PLD-k néhány jellegzetessége:

- továbbfejlesztett kivezetés-rögzítő (Pin-Locking)
- adott eszközcsaládon belül az azonos lábszámú tokozások kompatibilitása
- különféle tokozások: PLCC, PQFP, TQFP, BGA stb.
- peremfigyeléses vizsgálati módszer lehetőség (Boundary Scan),
tesztelhetőség, hibakeresés

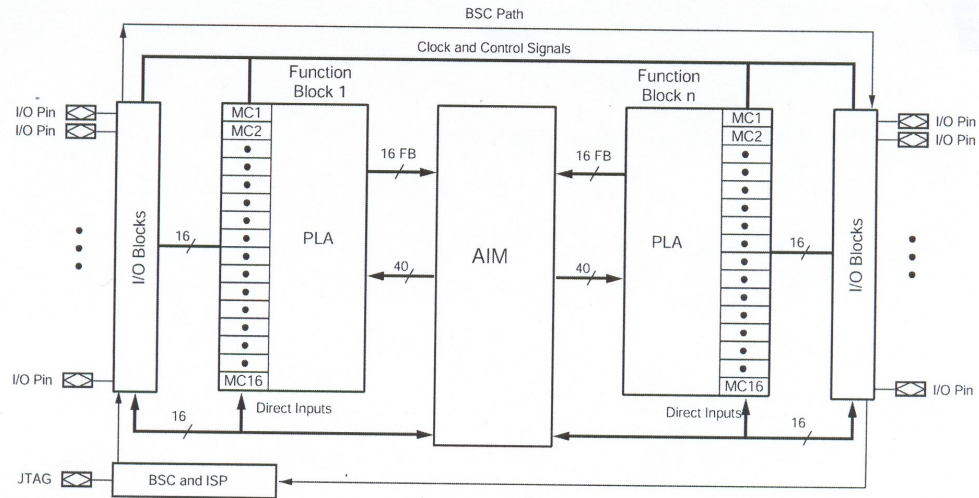
XILINX CPLD-k (Complex Programmable Logic Device)



Hagyományos PLD-k (PAL, GAL) -> logikai függvényorientált,
CPLD-k -> több azonos felépítésű logikai egység
funkció blokkok (Function Block)

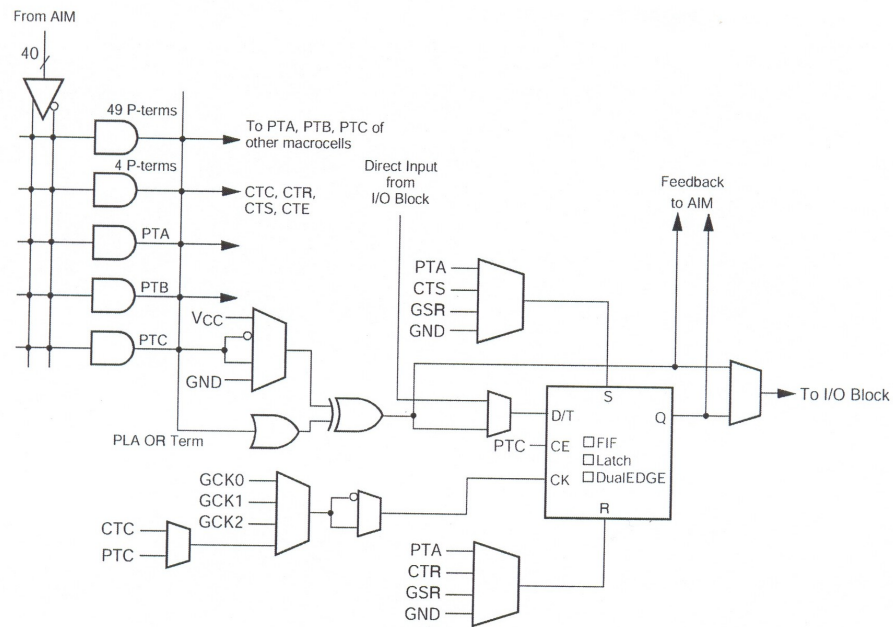
FB - Function Block
MC - Macrocell
SM - Switch Matrix
IOB - Input/Output Block
FP - Feedback Paths

- programozható egység
- FB belüli programozható alapelem
- kapcsolómátrix
- bemeneti-kimeneti blokk - külvilági kapcsolat
- Visszacsatoló útvonalak



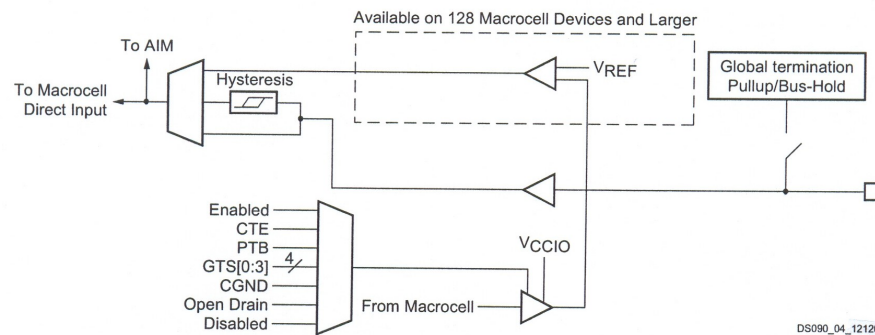
DS090_01_121201

Figure 1: CoolRunner-II CPLD Architecture



DS090_03_121201

Figure 3: CoolRunner-II CPLD Macrocell



DS090_04_121201

Figure 4: CoolRunner-II CPLD I/O Block Diagram

XILINX CPLD-k néhány jellegzetessége:

- eszközök programozása **ISP** (In-System Programmable) technológia szabványos 4 kivezetést használó **JTAG** protokoll
- automatikus, optimális útvonalkiválasztás SM-FB között
- CMOS FastFLASH technológia => belső FLASH típusú huzalozás
- programozható adatvédelmi lehetőségek (kiolvasás, törlés, átprogramozás) (10.000 programozás, törlés)
- hosszútávú nagy adatbiztonság (20év)

XILINX CPLD-k típusai:

XC9500 család XC9500, XC9500XL, XC9500XV

- 36-288 macrocella (800-6400 felhasználható kapu)
- XC9500 :
 - +5V, TTL CMOS rendszerekben
 - konfigurálható 3.3V-os rendszerhez
 - 100MHz 5ns-os jelkésleltetés
- XC9500XL:
 - 3.3V (I/O +5V)
 - konfigurálható 2.5V-os rendszerhez
 - 220MHz 5ns-os jelkésleltetés
- XC9500XV:
 - 2.5V (I/O +3.3V)
 - konfigurálható 1.8V-os rendszerhez
 - 275MHz 3.5ns-os jelkésleltetés
 - 0.25 mikronos technologia

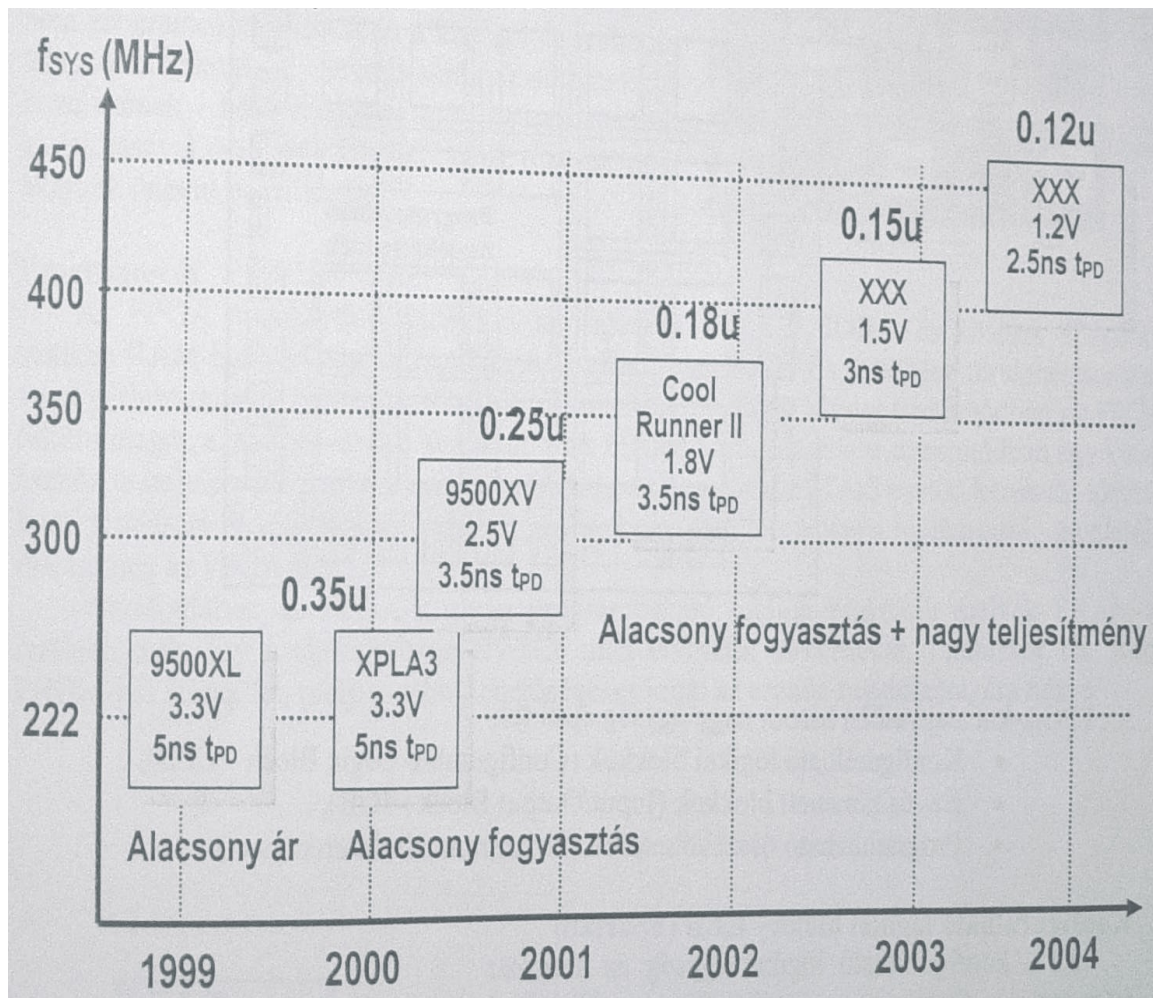
CoolRunner XPLA3 család (1999. év)

- 32-512 MC, 36-260 I/O láb
- $I_{cc} < 100\mu A$ (Fast Zero Power) FZP technológia
- 2.7-3.6V, (I/O 5V)
- 0.35 mikronos technologia

CoolRunner-II család (2002. év)

- 32-512 MC, 33-270 I/O láb
- $I_{cc} < 100\mu A$ (Fast Zero Power) FZP technológia
- 1.8V, (I/O 5V)
- 303MHz
- 0.18 mikronos technologia

CPLD fejlődési iránya:



CPLD-k forrásfile-ok:

Logikai függvény, állapot megfeleltetés: pl.

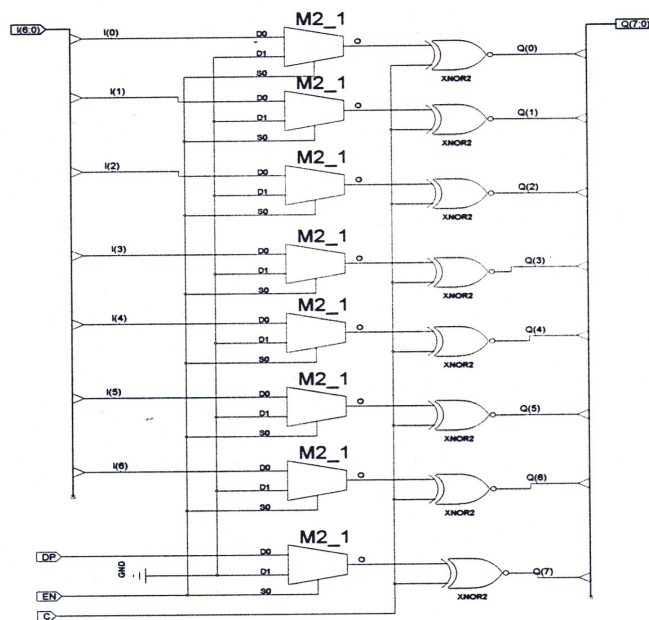
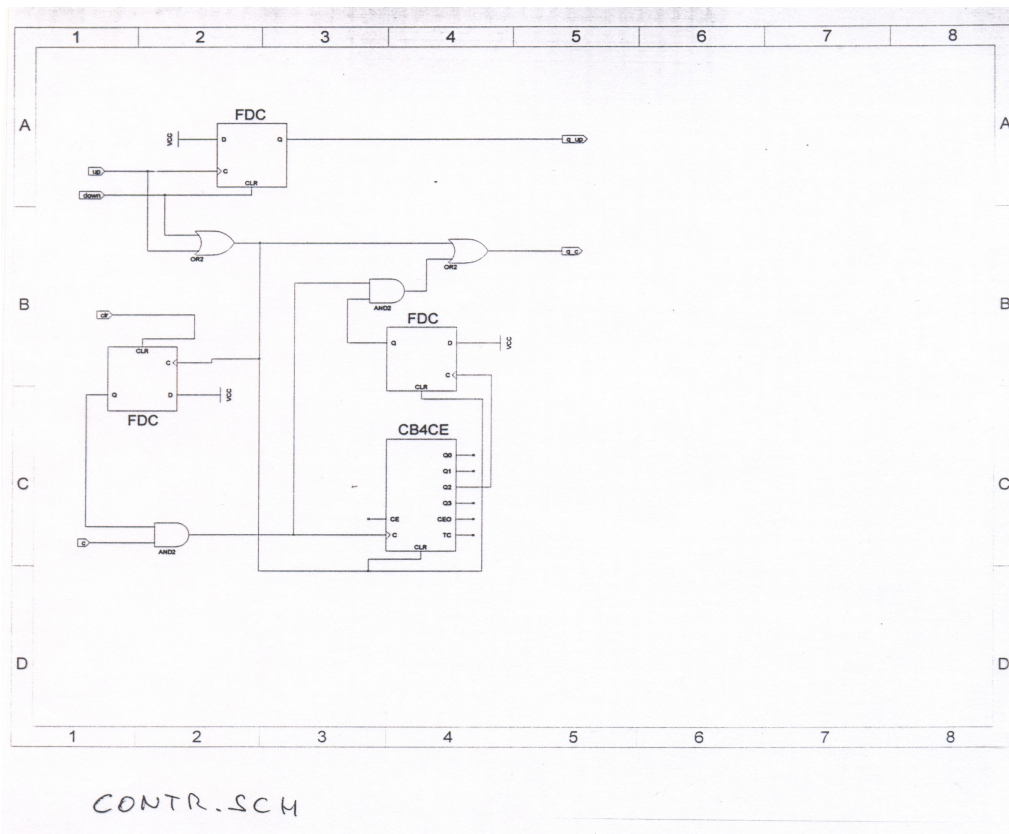
D:\Xilinx\tervek\proba\HEX2LED.v

```
module HEX2LED(HEX, LED);
    input [3:0] HEX;
    output [6:0] LED;

    --HEX-to-seven-segment decoder
    --  HEX:  in   STD_LOGIC_VECTOR (3 downto 0);
    --  LED:  out  STD_LOGIC_VECTOR (6 downto 0);
    --
    -- segment encoding
    --      0
    --      ---
    --  5 |   | 1
    --      ---  <- 6
    --  4 |   | 2
    --      ---
    --      3

    with HEX SElect
    LED<= "1111001" when "0001",  --1
          "0100100" when "0010",  --2
          "0110000" when "0011",  --3
          "0011001" when "0100",  --4
          "0010010" when "0101",  --5
          "0000010" when "0110",  --6
          "1111000" when "0111",  --7
          "0000000" when "1000",  --8
          "0010000" when "1001",  --9
          "0001000" when "1010",  --A
          "0000011" when "1011",  --b
          "1000110" when "1100",  --C
          "0100001" when "1101",  --d
          "0000110" when "1110",  --E
          "0001110" when "1111",  --F
          "1000000" when others;  --0
endmodule
```

Kapcsolási rajz:



Állapot gráf:

