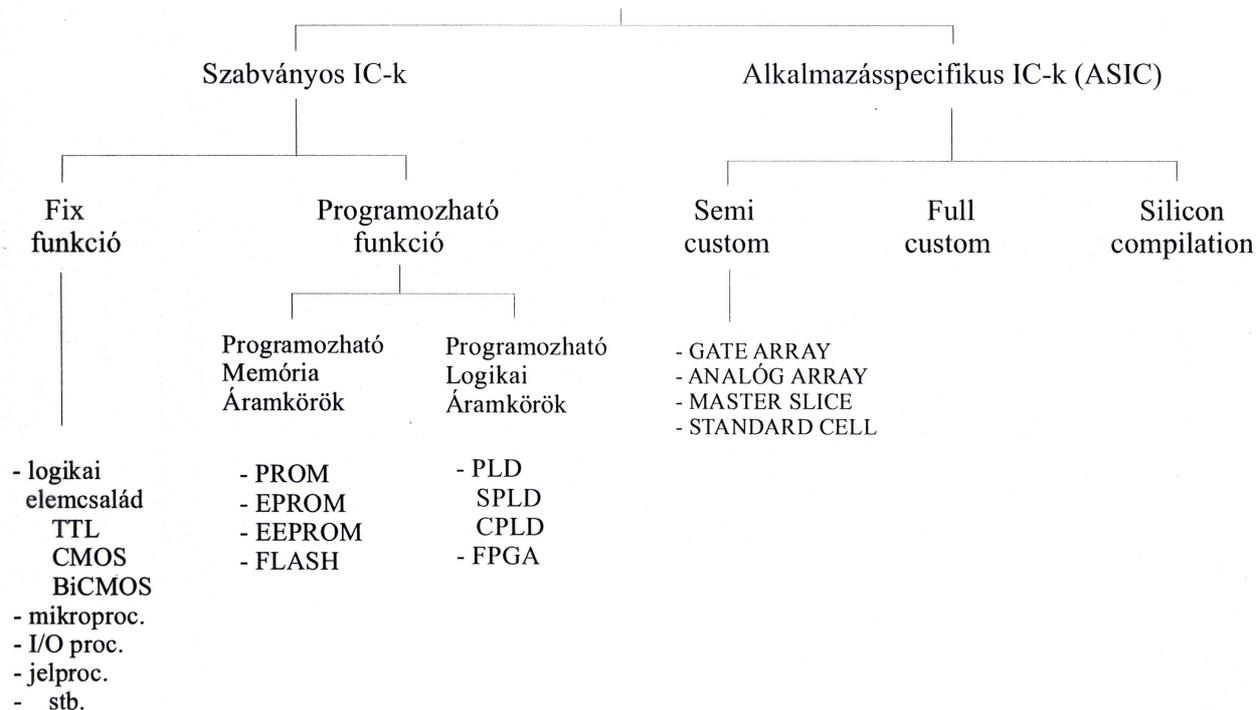


INTEGRÁLT ÁRAMKÖRÖK



INTEGRÁLT ÁRAMKÖRÖK

SZABVÁNYOS IC-k

fix funkciók

logikai elemcsaládok (TTL, CMOS, BiCMOS)
 mikroprocesszorok
 mikrokontrollerek
 jelprocesszorok
 stb.

programozható funkció (PLD, SPLD, CPLD)

Programozható Memória Áramkörök : PMÁ (PROM, EPROM, stb.)
 Programozható Logikai Áramkörök : PLÁ
 Programozható Tömb Logikák : PAL
 programozható Általános Tömb Logika : GAL
 Programozható Logikai Tömbök : PLA
 Programozható Kapu Mátrix mező : FPGA
 (Field Programmable Gate Array)

ALKALMAZÁSSPECIFIKUS IC-k

semi custom

gate array
 analog array
 master slice
 standard cell

full custom

silicon custom

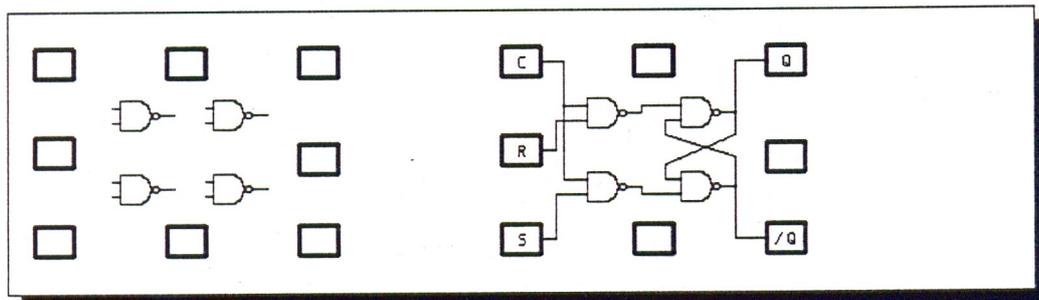
ALKALMAZÁSSPECIFIKUS ÁRAMKÖRÖK

ASIC - Application Specific Integrated Circuits

(felhasználó részben, vagy egészben meghatározza a legyártandó áramkört)

SEMI CUSTOM (gyártástechnológiai folyamatok végső fázisaiban egyedi maszkok)

- GATE ARRAY (kapu tömb, kapu mátrix áramkör)
kapun belül, és kapuk közötti összeköttetés az egyedi maszk



- ANALOG ARRAY műveleti erősítők, komparátorok,
- MASTER SLICE gate array és analog array együttes használata
A/D, D/A,
- STANDARD CELL cella könyvtár, ezekből állítják össze a kívánt áramkört

FULL CUSTOM (gyártástechnológiai folyamatok összes fázisában egyedi maszkok)

SILICON COMPILATION (elemsűrűség, és sebesség helyett tervezési idő minimalizálása a cél

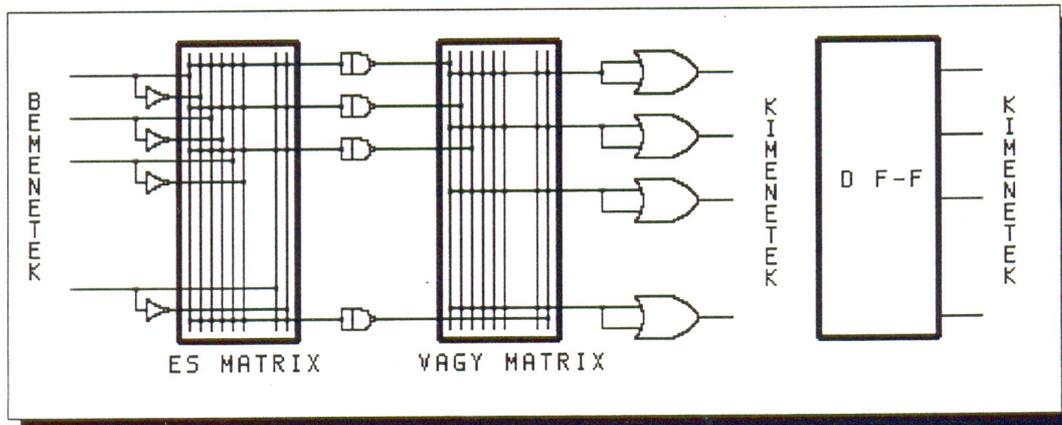
	diszkrét logikai eszközö	ASIC	PLÁ
elemsűrűség	gy	ki	jó
sebesség	gy	ki	jó
fogyasztás	gy	ki	jó
költségek	gy	db ?	ki
megbízhatóság	gy	ki	ki
fejlesztési idő	kö	gy	ki
prototípus elk.idő	gy	gy	ki
gyártási idő	kö	gy	ki
használat egyszerűség	kö	gy	ki
módosítási lehetőség	kö	gy	ki
fejlesztési támogatás	gy	ki	ki

gy = gyenge, ki = kiváló, kö = közepes

SZABVÁNYOS IC-k

Egyszerű PLÁ-k általános architektúrája

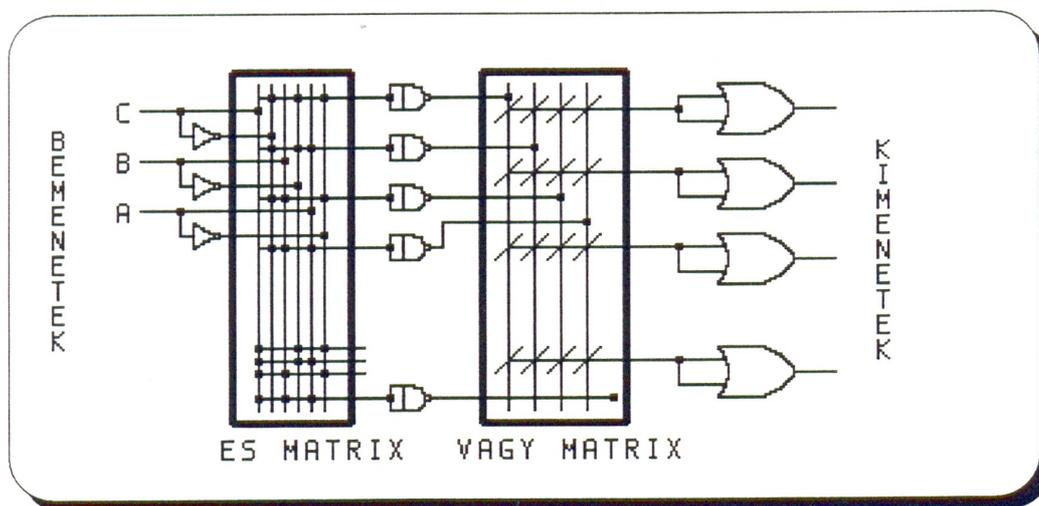
- 1./ Kombinációs PLÁ-k
- 2./ Regiszteres PLÁ-k



ÉS-VAGY mátrix programozhatóság szempontjából

- PMÁ - És mátrix rögzített, VAGY mátrix programozható
- PAL - És mátrix programozható, VAGY mátrix rögzített
- PLA - És mátrix programozható, VAGY mátrix programozható

Programozható Memória Áramkörök (PMÁ)



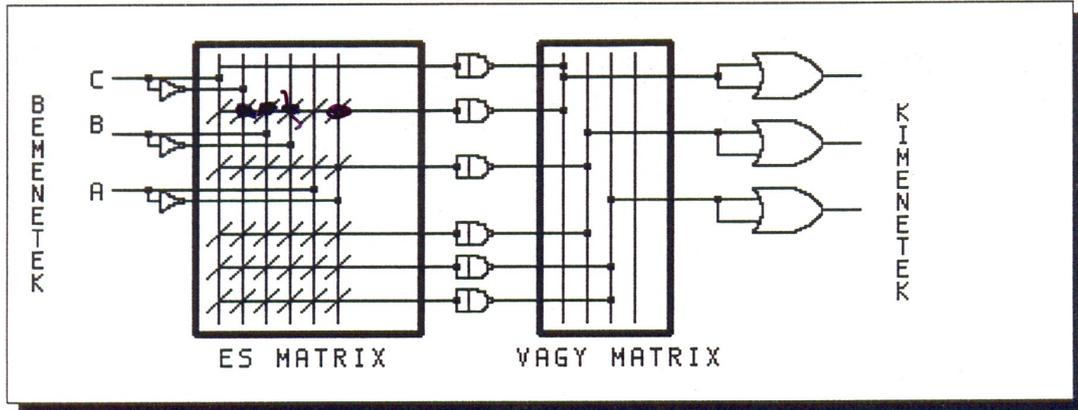
Logikai egyenletek helyett igazságtáblázat beírásával programozható (mintermek megadása).
Mindig 2 szintű a hálózat.

N számú bemenet, M számú kimenet esetén $M2^N$ számú keresztpont.

Alkalmazás: bináris-BCD, BCD-bináris átalakító, karaktergenerátorok, stb.

Regiszteres PMÁ-k: kimenete - tipikusan - D f-f.

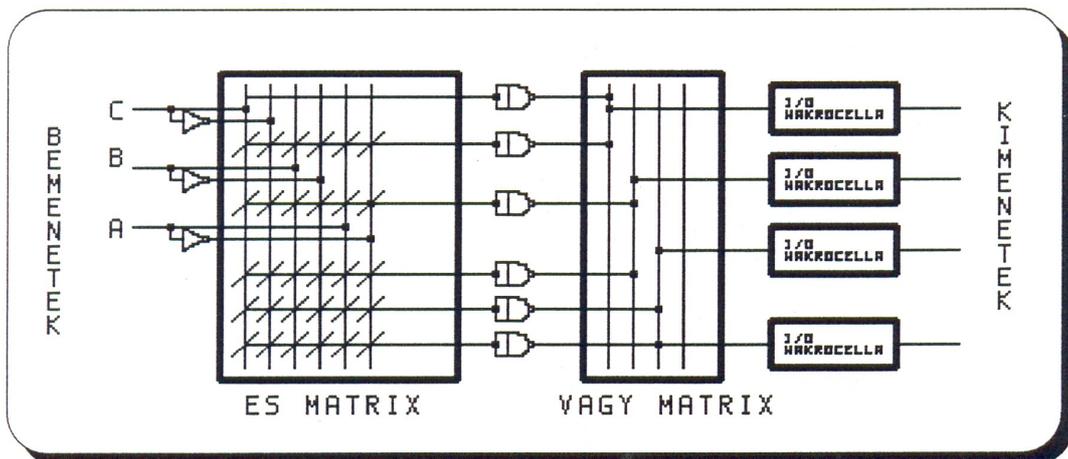
Programozható Tömb Logikák (PAL)



PAL - ÉS mátrix programozható, VAGY mátrix rögzített; mindig 2 szintű a hálózat.
 PAL xxyzz

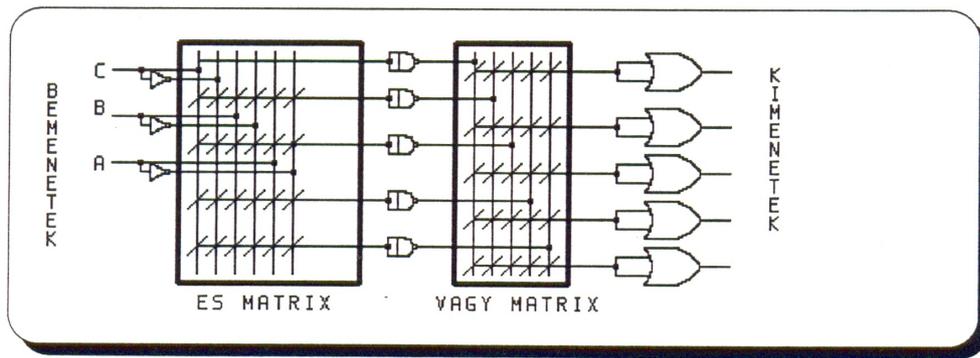
- PAL Programmable Array Logic
- xx ÉS mátrix maximális bemeneteinek száma
- y kimenetek típusa
 - kombinációs kimenet
 - H aktív magas ----- PAL16H8
 - L aktív alacsony ----- PAL16L8
 - P programozható polaritású
 - C komplementes kimenet
 - regiszteres kimenet
 - R regiszteres kimenet
 - RP regiszteres programozható polaritású
 - V flexibilis, programozható makrocellás
- zz programozható maximális kimenetek száma

Makrocellás PAL-ok (GAL)



Programozható ÉS mátrix, programozható kimenetek : / Generic Array Logic /
 - általános tömb logika - GAL16V8, GAL22V10

Programozható Logikai Tömbök (PLA)



Programozható ÉS mátrix, programozható VAGY mátrix
Logikai függvényekkel programozhatók

PAL, GAL áramkörök programozása, forrásfile felépítése:

ABEL4

```

module BAZILIKA
title 'ORGONA VEZERLES';
BAZILIKA device 'P22V10';
    L,H,x,Z = 0,1,.X.,.Z.;

    " inputs
    CA8,CA9,CA10,CA11          PIN 6,7,10,8;
    CA12,CA13,CA14,CA15       PIN 3,4,1,5;
    C_WR,C_RD,C_ALE,RESET     PIN 2,9,11,13;

    " outputs
    GALCLK,CS_EEP,CS_RAM      PIN 14,15,18;
    CS_PRI,CS_PRO,WDOG        PIN 16,17,19;
    INOBUS,CSOBUS,CSIBUS     PIN 20,21,22;
    NC1                       PIN 23;

equations
!CS_EEP = !CA15 & !C_RD & !RESET +          " 0000 - 7FFF
          !CA15 & !C_WR & !RESET;

!CS_RAM = CA15 &!CA14 &!CA13 &!C_RD & !RESET +      " 8000 - 9FFF
          CA15 &!CA14 &!CA13 &!C_WR & !RESET;

    " Printer VEZ KAR. INPUT          A000 - A2FF
!CS_PRI = CA15 &!CA14 & CA13 &!CA12 &!CA11 &!CA10 &!CA9 &!C_RD & !RESET +
          CA15 &!CA14 & CA13 &!CA12 &!CA11 &!CA10 & CA9 &!CA8 &!C_RD & !RESET;

    " Printer VEZ KAR. OUTPUT          A000 - A2FF
!CS_PRO = CA15 &!CA14 & CA13 &!CA12 &!CA11 &!CA10 &!CA9 &!C_WR & !RESET +
          CA15 &!CA14 & CA13 &!CA12 &!CA11 &!CA10 & CA9 &!CA8 &!C_WR & !RESET;

!CSIBUS = CA15 & CA14 &!CA13 &!CA12 &!C_RD & !RESET;      C000 - CFFFF
!INOBUS = CA15 & CA14 &!CA13 &!CA12 &!C_RD & !RESET;
!CSOBUS = CA15 & CA14 &!CA13 &!CA12 &!C_WR & !RESET;      C000 - CFFFF

!GALCLK = CA15 & CA14 &!CA13 &!CA12 &!C_RD & !RESET +
          CA15 & CA14 &!CA13 &!CA12 &!C_WR & !RESET +
          CA15 &!CA14 & CA13 &!CA12 &!CA11 &!CA10 &!CA9 &!C_RD & !RESET +
          CA15 &!CA14 & CA13 &!CA12 &!CA11 &!CA10 &!CA9 &!C_WR & !RESET +
          CA15 &!CA14 & CA13 &!CA12 &!CA11 &!CA10 & CA9 &!CA8 &!C_RD & !RESET +
          CA15 &!CA14 & CA13 &!CA12 &!CA11 &!CA10 & CA9 &!CA8 &!C_WR & !RESET;

    " Y = S + /R*Y      S=F000      R=F200
WDOG = CA15 & CA14 & CA13 & CA12 &!CA11 &!CA10 &!CA9 &!C_RD +
        !(CA15 & CA14 & CA13 & CA12 &!CA11 &!CA10 & CA9 &!C_RD) & WDOG

    "test_vectors
    "( [B9,B8,B7,B6,B5,B4,B3,B2,B1,B0,IOR,AEN] -> [OCB0,OCB1,OCB2,OCB3,OCB4,OCB5,OC
end

```

PALASM

;PALASM Design Description

;----- Declaration Segment -----

TITLE
PATTERN
REVISION
AUTHOR
COMPANY
DATE 05/14/92

CHIP PELDA_1 PALCE16V8

;----- PIN Declarations -----

PIN 1 WR
PIN 2 RD
PIN 3 A15
PIN 4 A14
PIN 5 SOENDA
PIN 6 A12
PIN 7 A13
PIN 8 NMI
PIN 9 OE_SET
PIN 10 GND
PIN 11 POR
PIN 12 PR_RESET
PIN 13 RS_CH
PIN 14 RS_CH_N
PIN 15 OE_4094
PIN 16 CS_PDATA ;EP_IN_DA
PIN 17 CS_PCON
PIN 18 SOENQ
PIN 19 CS_RAM
PIN 20 VCC

;----- Boolean Equation Segment -----

EQUATIONS

/CS_RAM = /A15 * (/RD+WR) * POR ; 0000H
/SOENQ = SOENDA * POR
OE_4094 = A15 */A14 */A13 */A12 * (/RD+WR) + POR * OE_4094 ; 8000H
/CS_PDATA = A15 */A14 */A13 * A12 * (/RD+WR) ; 9000H
/CS_PCON = A15 */A14 * A13 */A12 * (/RD+WR) ; A000H
/RS_CH_N = RS_CH

PR_RESET = A15*/A14*A13*A12*/RD + / (A15*A14*/A13*/A12*/RD)*PR_RESET

; Y = S + /R * Y PR_RESET = B000*/RD + /C000*/RD * PR_RESET

;----- Simulation Segment -----

SIMULATION

;CHIP QIC_02_CMD_PAL PAL16R4

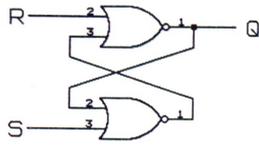
TITLE:
PATTERN:
REVISION:
AUTHOR:
COMPANY:
DATE: 05/14/92
MACRO: PELDA_1

PAL16V8

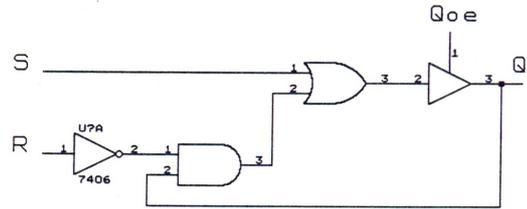
```
-----  
WR      ! 1      20 ! VCC  
RD      ! 2      19 ! CS_RAM  
A15     ! 3      18 ! SOENQ  
A14     ! 4      17 ! CS_PCON  
SOENDA  ! 5      16 ! CS_PDATA  
A12     ! 6      15 ! OE_4094  
A13     ! 7      14 ! RS_CH_N  
NMI     ! 8      13 ! RS_CH  
OE_SET  ! 9      12 ! G4  
GND     ! 10     11 ! POR  
-----
```

Elemi sorrendi hálózatok realizálása GAL ármkörrrel.

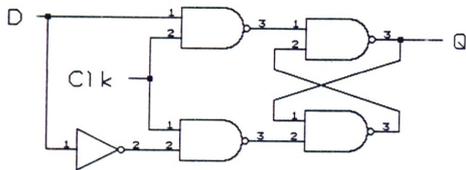
R-S ff



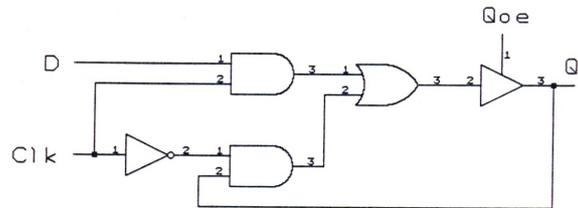
$Q_{oe} = 1$
 $Q = \neg R * Q + S$



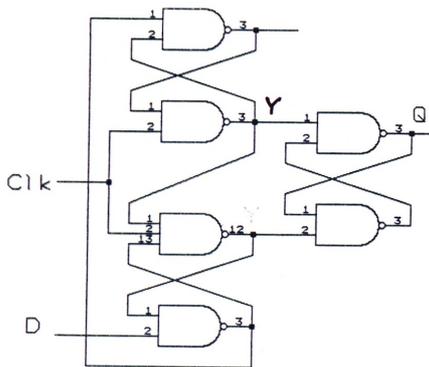
D ff



$Q_{oe} = 1$
 $Q = D * Clk + Q * \neg Clk$



elvezerezelt D ff



$Y_{oe} = 1$
 $Q_{oe} = 1$
 $Y = D * \neg Clk + Y * Clk$
 $Q = Y * Clk + Q * \neg Clk$

